

MPCZ-16EX 高速 Z80 CPU ボード

取扱説明書

目 次

項目	ページ
はじめに	3
1.概要	4
2.仕様	4
3.構成	5
4.実装図	5
5.ジャンパー,DIP スイッチ設定	6
1) S1 DIP スイッチオプション	6
2) S2 ROM 容量、種類の設定	6
3) S3 IRQ、ウォッチドッグタイマー、バグファインダーモードの設定	6
4) JP1 S-RAM 容量の設定	7
5) JP2~JP9,JP11~JP14 パラレルポートプルアッププルダウン	7
6) バッテリーバックアップの設定	8
6.ブロック図	8
7.コネクタピンサイン	9
コネクタ型番	12
8.信号名の説明	12
9.メモリーマップ	14
10. I/O アドレスマッピング	15
11.プルアップ、プルダウンされている信号	16
12.内蔵パラレルポート	17
13.RS232C 基本部	18
14.RS232C,RS422/RS485 オプション部	19
1)RS232C	20
2)RS422/RS485	20

15.タイマーカウンター	2 1
16.割込み	2 1
17.RTC カレンダークロック	2 3
18.外部パラレル I/O	2 4
19.AD コンバーター	2 5
20.DA コンバーター	2 6
21.DIP、LED スイッチオプション	2 7
22.ウオッチドッグタイマー	2 8
付録	
デバッガー用端子	2 8
ROMの挿入方法	2 9
MPCZ-16CPU と I/Oボードの結合	2 9
初めてお使いの方の為に基本設定サンプルプログラム	3 0
ご使用上のお願い	3 2

株式会社エンベデッドテクノロジー

最終更新日:2005年3月22日

はじめに

1. 製品の保証について

・無償修理

製品ご購入後1年間は無償で修理いたします。
(但し、下記「有償修理」に該当するものを除く)

・有償修理

- 1) 製品ご購入後1年を経過したもの。
- 2) 製品購入1年以内で故障の原因がお客様の取り扱い上のミスによるもの。
- 3) 製品購入1年以内で故障の原因がお客様の故意によるもの。

・免責事項

当社製品の故障、不具合、誤動作あるいは停電によって生じた損害等の纯粹経済損失につきましては、当社は一切その責任を負いかねますので、あらかじめご了承ください。

2. 製品について

- ・当社製品はカタログ仕様範囲内において、使用部品、回路図等、予告無く変更することがあります。
- ・当社製品は部品メーカーの製造中止等によりやむを得ず製品の供給を続けることが出来なくなることがあります。
- ・当社製品の無断での複製を禁止します。

3. カタログ、取扱説明書の記載事項について

- ・当社製品のカタログ及び取扱説明書は予告無く変更する場合があります。
- ・取扱説明書に記載されている内容及び回路図の一部又は全部を無断での転載、転用を禁止します。

4. 海外への輸出について

- ・当社製品を使用した機器を海外へ持ち出される場合、当社製品のCOCOMパラメーターシートが必要です。その都度お申しつけ頂ければパラメーターシートを発行いたします。

5. 本書に記載された使用条件の範囲内でご使用願います。

使用条件の範囲を超えたご使用の場合は本製品の保証は致しかねます。

MPCZ-16EX 高速CPUカード

1. 概要

MPCZ-16EXは川崎製鉄社製KL5C80A16CFPチップを搭載した高速CPUカードです。低価格、高速処理、省スペース、低消費電流を目指しました。又、スタンバイ機能の利用で更に省電力を実現できます。

2. 仕様

(基本部)

- 1) CPU : KL5C80A16
- 2) ROM : 32ピンソケット実装 (S-RAM、EPROM、FLASH-ROM 最大512KB)
- 3) SRAM: 32KB標準実装
- 4) バッテリーバックアップ : カレンダー、S-RAM (寿命 約7年)
リチウムバッテリー容量: 600mAh 保持電流: SRAM(512KB)+RTC = 4 μ A (実測値)
- 5) パラレルポート: 24ビット以上、KL5C80A16 内蔵ポート+ μ PD71055
 μ PD71055 は全ビットプルアップ、又はプルダウン
- 6) シリアルポート: RS232C 1CH
- 7) タイマーカウンタ: 4CH、(KL5C80A16 内蔵カウンタタイマー)
- 8) ウォッチドッグタイマー: 1.6秒タイムアウトカウンタ、200m-sec リセット出力

(オプション部)

- 1) ADコンバータ: MAX1202、12ビット8CHシリアルADC
リファレンス(4,096V)内蔵、又は外部リファレンス2.5V~5V
入力レンジ: 内蔵 REF=0~4,096V、外部 REF=0~REF、又は \pm REF/2
変換速度: 133KHz (MAX)
- 2) DAコンバータ: (最大2CH) MAX539BESA 12ビット1CHシリアルDAC
リファレンス付属、アナログ出力 0~5V(但し0V~VCC-0.4V)
- 3) 増設S-RAM: 128KB又は512KB
- 4) RTC : カレンダークロック、ARM機能付 (RTC63423A)
- 5) 増設シリアルI/O: RS232C (MAX233ACWP)
又はRS422/RS485 (SN65C1168ENS)
- 6) 増設パラレルI/O: μ PD71055、24ビットパラレル入出力 (8255 互換)
全ポートプルアップ又はプルダウン
- 7) DIPスイッチ: 8ビットDIPスイッチ、デバッグ又は自己アドレス設定用
- 8) LED : 8ビットLED (デバッグ用)
- 9) 外部インターフェース: 外部I/O増設インターフェース(PC104バス)

(共通部)

- 1) クロック : 10MHz (OSC: 20MHz)
- 2) 開発環境: 専用バグファインダー、リモートデバッガー、
インサーキットデバッガー、ROM-ICE
- 3) 使用温度範囲: 0 $^{\circ}$ C~50 $^{\circ}$ C
- 4) 基板サイズ: 90.1mm \times 95.8mm
- 5) 動作電圧: 5V単一動作 (バス供給用 \pm 12V端子有り)
- 6) 消費電流: 50mA (基本構成無負荷動作時) 実測値 (オプションは別)
:40mA (基本構成スタンバイ時) 実測値 (オプションは別)

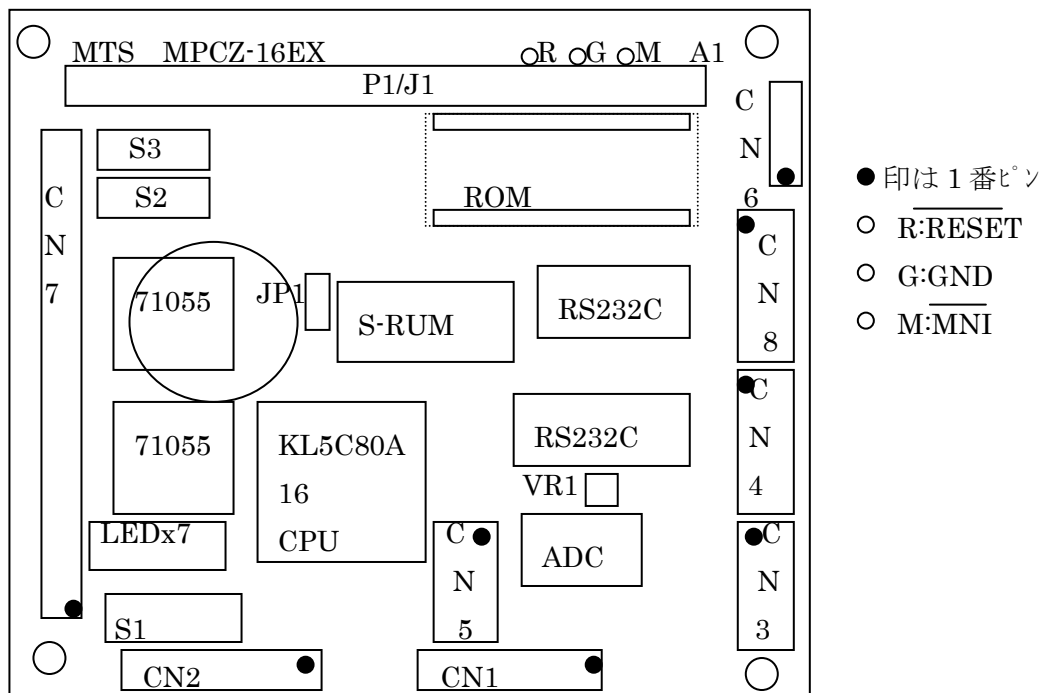
3. 構成 (基本部)

製品名	内容	
MPCZ-16EX 基本部	MPCZ-16EX	
SRAM	32KB	
パラレル I/O	24ビット(8255 互換)	
シリアル I/O	RS232C	
タイマーカウンタ	CPU 内蔵 4CH	
バッテリーバックアップ	SRAM+RTC(オプション)	

(オプション部)

製品名	内容	型番	電流値(MAX 値)
外部インターフェース	PC104 バス	MPCZ-16EX-IF	+150mA
512KB-SRAM	HM628512	MPCZ-16EX-SRAM512	+10mA
12ビット 8CH シリアル ADC	MAX1202	MPCZ-16EX-AD12	+1.5mA
12ビット 1CH シリアル DAC	MAX539BESA	MPCZ-16EX-DA12	+1m/台
増設 RS422/RS485	SN65C1168ENS	MPCZ-16EX-RS422	+150mA
増設 RS232C	MAX233ACWP	MPCZ-16EX-RS232	+153mA
リアルタイムクロック	RTC63423A	MPCZ-16EX-RTC	+30 μ A
増設パラレル I/O	μ PD71055	MPCZ-16EX-PIO	+50 μ A
8BIT DIP スイッチ		MPCZ-16EX-DIP	+10mA
8BIT LED		MPCZ-16EX-LED	+21mA (全点灯)

4. 実装図



5. ジャンパー、DIP スイッチ設定

1) S1 : スイッチ入力データ

スイッチの内容をデータとしてCPUに読み込むことができます

IO アドレス : 005Ch IN 命令でディップスイッチ S1 の内容が読み込まれます

2) S2 : ROMソケットのデバイス種類の設定

SW2 ビット	EPROM 256K	EPROM 512K	EPROM 1M	EPROM 2M	EPROM 4M	SRAM 256K	SRAM 1M	SRAM 4M	FLASH 29F010	FLASH 29F040
1	ON	ON	ON	ON	ON	OFF	OFF	OFF	ON	ON
2	OFF	OFF	OFF	OFF	OFF	ON	ON	ON	OFF	OFF
3	OFF	ON	ON	ON	ON	OFF	OFF	OFF	ON	ON
4	OFF	OFF	OFF	OFF	OFF	ON	ON	ON	OFF	OFF
5	OFF	OFF	OFF	ON	ON	OFF	OFF	ON	OFF	ON
6	ON	ON	OFF	OFF	OFF	ON	OFF	OFF	OFF	OFF
7	OFF	OFF	OFF	OFF	ON	OFF	OFF	OFF	OFF	OFF
8	OFF	OFF	OFF	OFF	OFF	OFF	ON	ON	OFF	OFF
9	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	ON	ON
10	OFF	OFF	OFF	OFF	OFF	OFF	OFF	ON	OFF	ON

上記表以外の組み合わせではご使用にならないで下さい。

網掛け部は出荷時設定

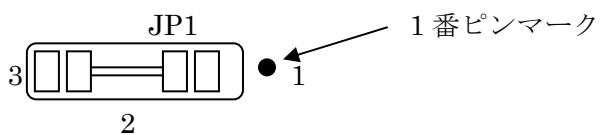
3) S3 :

IRQ とバグファインダーモードの設定

SW3 ビット	C P U 信 号	外部入 力	意味
1	WDI	DIPSW	スイッチオンでウォッチドッグタイマーが有効
2	BFMODE	無し	バグファインダー使用時 ON、 通常 OFF
3 ●	IR0	IRQ3	外部バス (P1/J1) の IRQ3 信号 ON で有効
4	IR0	PC10	外部 I/O 入力信号 PC10、 ON で有効 ビット 3 との重複禁止
5 ●	IR1	IRQ4	外部バス (P1/J1) の IRQ4 信号、 ON で有効
6	IR1	PC13	外部 I/O 入力信号 PC13、 ON で有効 ビット 5 との重複禁止
7 ●	IR14	IRQ5	外部バス (P1/J1) の IRQ5 信号、 ON で有効
8	IR14	*TINT	RTC の定周期割り込み、 ON で有効 ビット 7 との重複禁止
9 ●	IR15	IRQ7	外部バス (P1/J1) の IRQ7 信号、 ON で有効
10	IR15	AINT	RTC の日付時刻一致割込、 ON で有効、ビット 9 との重複禁止

出荷時設定 ● 印 ON

4) JP1 S-RAM容量の設定

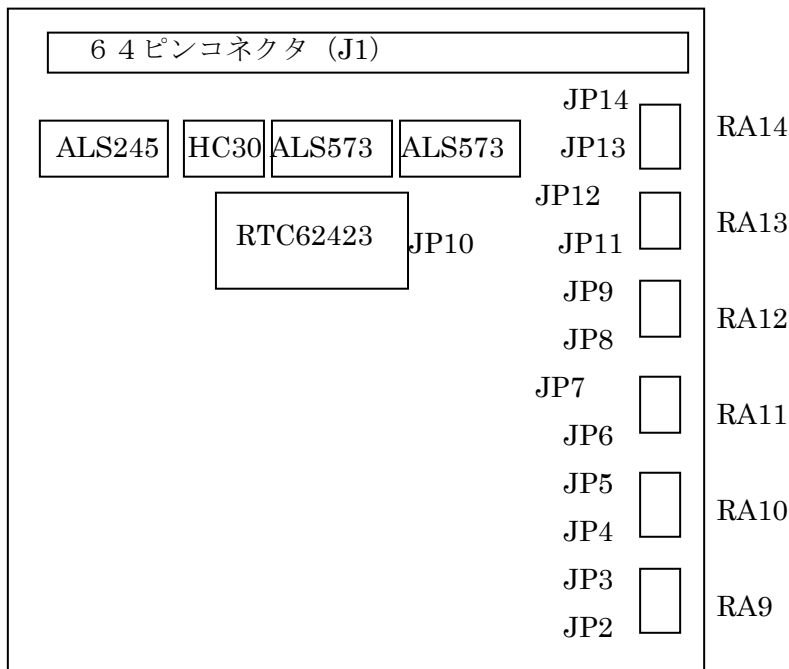


ジャンパーショート	S-RAM
1-2	256 / 512 Kビット
2-3	1Mビット又は4Mビット

設定方法はパターンにハンダを盛り上げてショートします。

出荷時、搭載 S-RAM に合わせて設定しております

基板裏面（ハンダ面）の配置図



5)JP2～JP14 の設定 パラレル I / O のプルアップ、プルダウン設定

JP	意味 (ショートで有効)
2	パラレルポート入力 CN7 の 1～8 番端子プルダウン JP3 との重複禁止
3 ●	パラレルポート入力 CN7 の 1～8 番端子プルアップ JP2 との重複禁止
4	パラレルポート入力 CN7 の 9～16 番端子プルダウン JP5 との重複禁止
5 ●	パラレルポート入力 CN7 の 9～16 番端子プルアップ JP4 との重複禁止
6	パラレルポート入力 CN7 の 17～24 番端子プルダウン JP7 との重複禁止
7 ●	パラレルポート入力 CN7 の 17～24 番端子プルアップ JP6 との重複禁止
8	パラレルポート入力 CN7 の 25～32 番端子プルダウン JP9 との重複禁止
9 ●	パラレルポート入力 CN7 の 25～32 番端子プルアップ JP8 との重複禁止
11	パラレルポート入力 CN7 の 33～40 番端子プルダウン JP12 との重複禁止
12 ●	パラレルポート入力 CN7 の 33～40 番端子プルアップ JP11 との重複禁止
13	パラレルポート入力 CN7 の 41～48 番端子プルダウン JP14 との重複禁止
14 ●	パラレルポート入力 CN7 の 41～48 番端子プルアップ JP13 との重複禁止

設定方法はパターンにハンダを盛り上げてショートします。

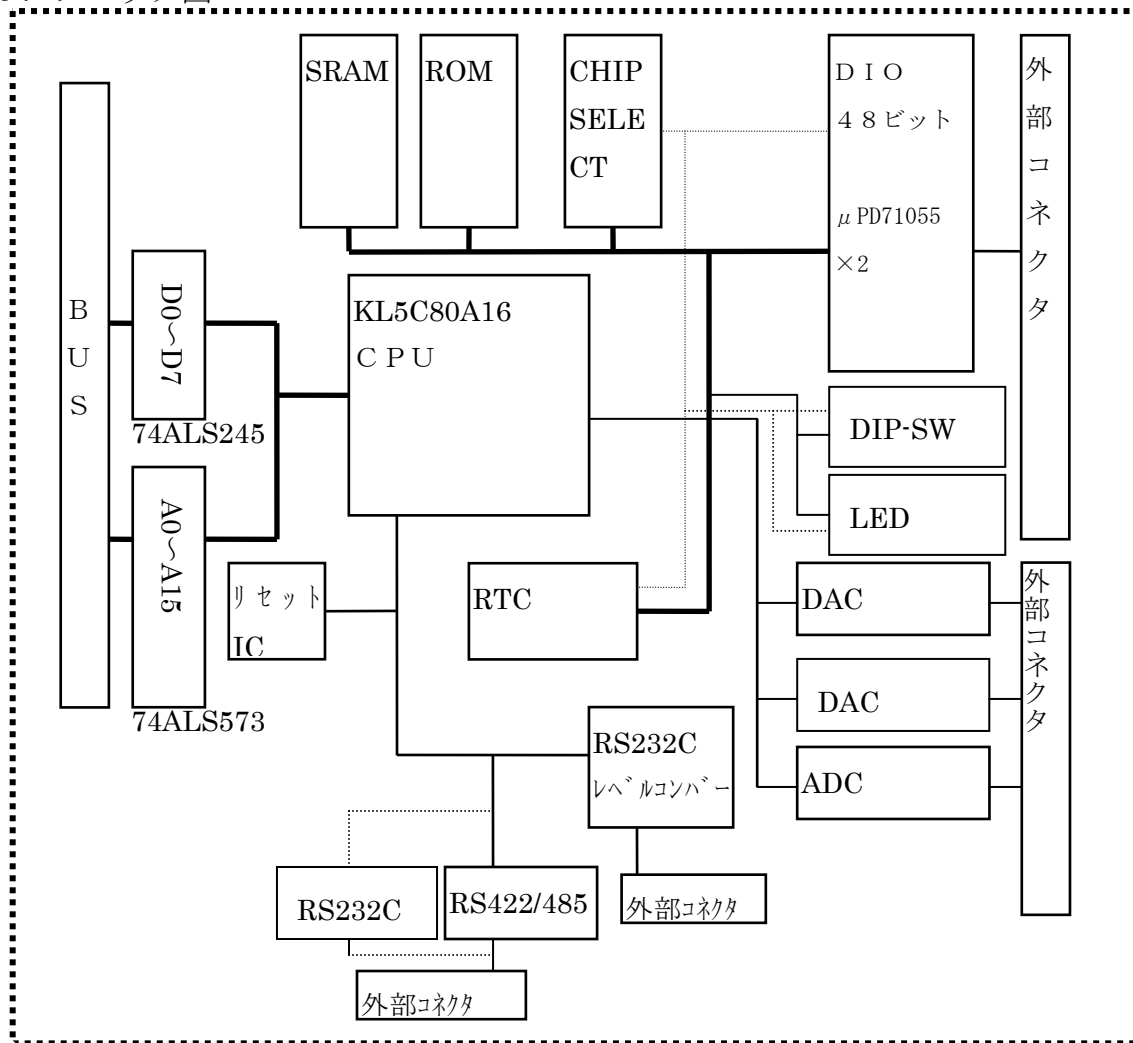
●印は出荷時設定

6) JP10 バッテリーバックアップの設定

JP10 ショート ●	バッテリーを S-RAM、RTC (オプション) に供給
JP10 オープン	バッテリーをオープン

出荷時はショート

6. ブロック図



7. コネクターピンアサイン

P 1 / J 1 (外部ボードとのインターフェース信号)

ピン	信号	ピン	信号
A01	I/OCHK	B01	GND
A02	SD7	B02	RESET
A03	SD6	B03	+5V
A04	SD5	B04	IRQ9
A05	SD4	B05	-5V
A06	SD3	B06	DRQ2
A07	SD2	B07	-12V
A08	SD1	B08	OVS
A09	SD0	B09	+12V
A10	I/OCHRDY	B10	GND
A11	AEN	B11	*SMEMW
A12	SA19	B12	*SMEMR
A13	SA18	B13	*IOW
A14	SA17	B14	*IOR
A15	SA16	B15	*DACK3
A16	SA15	B16	DRQ3
A17	SA14	B17	*DACK1
A18	SA13	B18	DRQ1
A19	SA12	B19	*RFRSH
A20	SA11	B20	CLK
A21	SA10	B21	IRQ7
A22	SA09	B22	IRQ6
A23	SA08	B23	IRQ5
A24	SA07	B24	IRQ4
A25	SA06	B25	IRQ3
A26	SA05	B26	*DACK2
A27	SA04	B27	T/C
A28	SA03	B28	BALE
A29	SA02	B29	+5V
A30	SA01	B30	OSC
A31	SA00	B31	GND
A32	GND	B32	GND

CN 1

ADC、DAC用

ピン	信号	ピン	信号
1	AIN0	2	AGND1
3	AIN1	4	AGND1
5	AIN2	6	AGND1
7	AIN3	8	AGND1
9	AIN4	10	AGND1
11	AIN5	12	AGND1
13	AIN6	14	AGND1
15	AIN7	16	AGND1
17	AOUT1	18	AGND2
19	AOUT2	20	EXT-REF

CN 2

タイマーカウンタ用

ピン	信号	ピン	信号
1	GATE0	2	OUT0
3	GATE1	4	OUT1
5	GATE2	6	OUT2
7	GATE3	8	OUT3
9	P17	10	P24
11	ALM	12	GND
13	IR0	14	GND
15	IR1	16	GND

CN 3

A/D コンバータ外部リファレンス

ピン	信号
1	VCC +5V
2	REFADJ
3	REF
4	GND

CN4

RS232C インターフェース

ピン	信号	ピン	信号
1	DCD	2	RD
3	TD	4	DTR
5	GND	6	DSR
7	RTS	8	CTS
9	RI	10	NC

CN 5

CPU内蔵パラレルI/O

ピン	信号
1	P11
2	P12
3	P13
4	GND

CN 6

ピン	信号
1	CLK
2	GND
3	BFSIO

CN7
パラレルポート用

ピン	信号	ピン	信号
1	PA00	2	PA01
3	PA02	4	PA03
5	PA04	6	PA05
7	PA06	8	PA07
9	PB00	10	PB01
11	PB02	12	PB03
13	PB04	14	PB05
15	PB06	16	PB07
17	PC00	18	PC01
19	PC02	20	PC03
21	PC04	22	PC05
23	PC06	24	PC07
25	PA10	26	PA11
27	PA12	28	PA13
29	PA14	30	PA15
31	PA16	32	PA17
33	PB10	34	PB11
35	PB12	36	PB13
37	PB14	38	PB15
39	PB16	40	PB17
41	PC10	42	PC11
43	PC12	44	PC13
45	PC14	46	PC15
47	PC16	48	PC17
49	GND	50	VCC

CN8
RS422/RS485 インターフェース

ピン	信号
1	TX-
2	RX+ (RXD0)
3	TX+ (TXD0)
4	RX-
5	GND
6	RTS-
7	RTS+ (RTS0)
8	CTS+ (CTS0)
9	CTS-
10	

()内は RS232C
オプション

CN9
電源コネクタ

ピン	信号
1	+5V
2	+5V
3	+12V
4	-12V
5	GND
6	GND

テストポイント

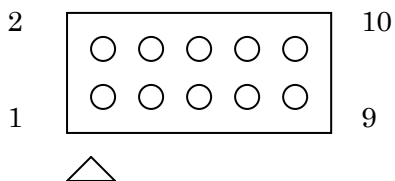
端子名	信号
GND	GND
NMI	$\overline{\text{NMI}}$
RST	$\overline{\text{RESET}}$

信号を使用する時は
R3 (1Eh) D7=1, D6=0 セット

PA00~PA07, PB00~PB07, PC00~PC07 : 基本部

PA10~PA17, PB10~PB17, PC10~PC17 : オプション部

コネクタピン配置 (例: オムロン XG4C シリーズ 10ピンコネクタ)



コネクタ型番

コネクタ番号	基板側コネクタ	ケーブル側コネクタ	備考
CN1	XG4C2031 オムロン	XG4M2030	商品に添付しております
CN2	XG4C1631 オムロン	XG4M1630	〃
CN3	B4B-PH-SM 日圧	PHR-4 (SPH-002T-P0.5S)	〃
CN4	XG4C-1031	XG4M1030	〃
CN5	B4B-PH-SM 日圧	PHR-4 (SPH-002T-P0.5S)	
CN6	XG8V-0331	クリップ用	
CN7	XG4C-5031	XG4M5030	商品に添付しております
CN8	XG4C-1034	XG4M1030	〃
CN9	B6B-XH-K-S 日圧	XHP-6 (SXH-001T-P0.6)	〃 (0.5mケーブル付)

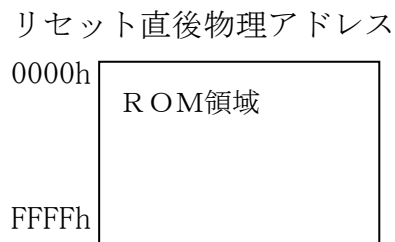
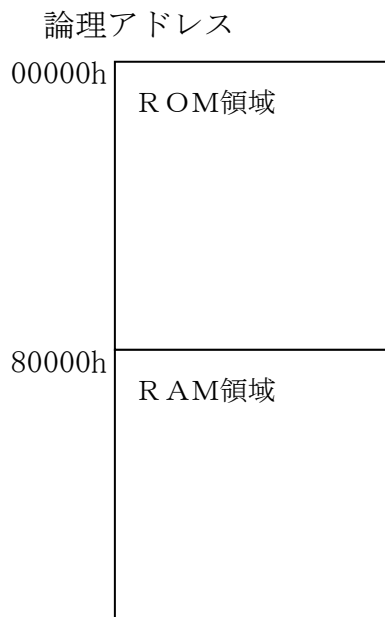
8. 信号名の説明

信号名	意味	
CN1-AIN0～AIN7	A/D コンバータのアナログ入力信号 0～7 オプション	IN
CN1-AGND1	A/D コンバータのグラウンド信号 オプション	GND
CN1-AOUT1～2	D/A コンバータのアナログ出力信号 1～2 オプション	OUT
CN1-AGND2	D/A コンバータのグラウンド信号 オプション	GND
CN1-EXTREF	D/A コンバータ外部リファレンス電源入力 (D1 を取り外す)	IN
CN2-GATE0～GATE3	タイマーカウンターのゲート入力信号 0～3、PIO としても使用可	IN
CN2-OUT0～OUT3	タイマーカウンターのカウンター出力信号 0～3、PIO としても使用可	OUT
CN2-P17	CPU 内蔵パラレル I/O の P17 ビット PIO として使用可	IN/OUT
CN2-P24	CPU 内蔵パラレル I/O の P17 ビット PIO として使用可	IN/OUT
CN2-ALM	RTC の ALM 信号、日付時間一致でオープンコレクタ ON オプション	OUT
CN2-IR0	CPU の IR0 割込み信号、PIO としても使用可	IN
CN2-IR1	CPU の IR1 割込み信号、PIO としても使用可	IN
CN2-GND	グラウンド信号	GND
CN3-1 VCC	CPU の +5V 電源	OUT
CN3-2 REFADJ	A/D コンバーター用リファレンスアジャスト信号 オプション	IN
CN3-3 REF	A/D コンバーター用外部リファレンス電源 オプション	IN
CN3-4 GND	A/D コンバーター外部リファレンス用 GND オプション	GND
CN4-DCD	RS232C、CD 検出信号 CD	IN
CN4-RD	RS232C、レシーブデータ信号 RD	IN
CN4-TD	RS232C、トランスファデータ信号 SD	OUT
CN4-DTR	RS232C、データトランスファレディ ER	OUT

MPCZ-16EX

CN4-DSR	RS232C、データセットレディ	DR	IN
CN4-RTS	RS232C、リクエストツェント	RS	OUT
CN4-CTS	RS232C、クリアツェント	CS	IN
CN4-RI	RS232C、リングインジケータ	CI	IN
CN5-P11	CPU 内蔵パラル I/O の P11 ビット	PIO として使用可	IN/OUT
CN5-P12	CPU 内蔵パラル I/O の P12 ビット	PIO として使用可	IN/OUT
CN5-P13	CPU 内蔵パラル I/O の P13 ビット	PIO として使用可	IN/OUT
CN6-CLK	バックファインダー用クロック信号		OUT
CN6-BFSIO	バックファインダー用シリアル信号		OUT
CN7-PA00~PA07	外部パラル I/O 入出力信号	基本部	IN/OUT
CN7-PB00~PB07	外部パラル I/O 入出力信号	基本部	IN/OUT
CN7-PC00~PC07	外部パラル I/O 入出力信号	基本部	IN/OUT
CN7-PA10~PA17	外部パラル I/O 入出力信号	オプション	IN/OUT
CN7-PB10~PB17	外部パラル I/O 入出力信号	オプション	IN/OUT
CN7-PC10~PC17	外部パラル I/O 入出力信号	オプション	IN/OUT
CN8-TX-	RS422/485 トランスファデータ (-)	オプション	OUT
CN8-TX+	RS422/485 トランスファデータ (+)	オプション	OUT
CN8-RX-	RS422/485 レシーブデータ (-)	オプション	IN
CN8-RX+	RS422/485 レシーブデータ (+)	オプション	IN
CN8-RTS-	RS422/485 リクエストツェント (-)	オプション	OUT
CN8-RTS+	RS422/485 リクエストツェント (+)	オプション	OUT
CN8-CTS-	RS422/485 クリアツェント (-)	オプション	IN
CN8-CTS+	RS422/485 クリアツェント (+)	オプション	IN
CN8-RXD0	RS232C レシーブデータ	オプション	IN
CN8-TXD0	RS232C トランスファデータ	オプション	OUT
CN8-RTS0	RS242C リクエストツェント	オプション	OUT
CN8-CTS0	RS232C クリアツェント	オプション	IN
CN9- +5V	電源入力 +5V ±5%		IN
CN9- +5V	電源入力 +5V ±5%		IN
CN9- +12V	電源入力 +12V (MPCZ-16EX では未使用) 外部ボード用		IN
CN9- -12V	電源入力 -12V (MPCZ-16EX では未使用) 外部ボード用		IN
CN9-GND	電源用グラウンド		GND

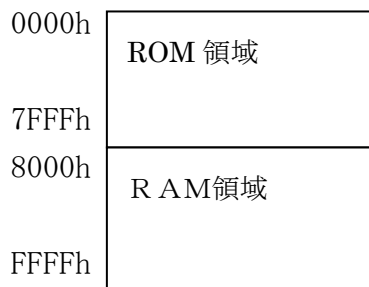
9. メモリーマップ



例

リセット直後の状態で ベースレジスタ B1, B2, B3="3Fh"
B4="1Fh"

と設定した場合の物理アドレス



実装メモリーの領域外のアドレスは
シャドーとしてアクセスできます。

詳しくは添付の

KL5C80A16CFP ハードウェアマニュアル (赤い表紙の本) の
5章、KC82CPU、及びアプリケーションノートをご参照下さい。

10. I/Oアドレスマッピング

アドレス	内容		
00h ～ 3Fh	KL5C80A16CFP 内蔵 I/O 詳細は KL5C80A16CFP ハードウェアマニュアル(赤い表紙) の 13 章、アドレスマッピング 13-1、13-2 を ご参照下さい		
		BANK 0	BANK 1
0040h	RTC カレンダークロック	1 秒桁レジスタ	1 秒桁レジスタ
0041h	RTC カレンダークロック	10 秒桁レジスタ	10 秒桁レジスタ
0042h	RTC カレンダークロック	1 分桁レジスタ	1 分桁レジスタ
0043h	RTC カレンダークロック	10 分桁レジスタ	10 分桁レジスタ
0044h	RTC カレンダークロック	1 時桁レジスタ	1 時桁レジスタ
0045h	RTC カレンダークロック	10 時桁レジスタ	10 時桁レジスタ
0046h	RTC カレンダークロック	1 日桁レジスタ	1 日桁レジスタ
0047h	RTC カレンダークロック	10 日桁レジスタ	10 日桁レジスタ
0048h	RTC カレンダークロック	1 月桁レジスタ	1 月桁レジスタ
0049h	RTC カレンダークロック	10 月桁レジスタ	10 月桁レジスタ
004Ah	RTC カレンダークロック	1 年桁レジスタ	曜日レジスタ
004Bh	RTC カレンダークロック	10 年桁レジスタ	指定範囲レジスタ
004Ch	RTC カレンダークロック	曜日レジスタ	テストレジスタ
004Dh	RTC カレンダークロック	コントロールレジスタ D	コントロールレジスタ D
004Eh	RTC カレンダークロック	コントロールレジスタ E	コントロールレジスタ E
004Fh	RTC カレンダークロック	コントロールレジスタ F	コントロールレジスタ F
		リード時	ライト時
0050h	パラレル I/O 基本部	PA0～PA7 データ	PA0～PA7 データ
0051h	パラレル I/O 基本部	PB0～PB7 データ	PB0～PB7 データ
0052h	パラレル I/O 基本部	PC0～PC7 データ	PC0～PC7 データ
0053h	パラレル I/O 基本部		コントロールレジスタ
0054h	空き		
0055h	空き		
0056h	空き		
0057h	空き		
0058h	パラレル I/O オプション部	PA0～PA7 データ	PA0～PA7 データ

0059h	パラレル I/O オプション部	PB0～PB7 データ	PB0～PB7 データ
005Ah	パラレル I/O オプション部	PC0～PC7 データ	PC0～PC7 データ
005Bh	パラレル I/O オプション部		コントロールレジスタ
005Ch	DIP-SW/LED オプション	DIP-SW データ	LED データ
005Dh	空き		
005Eh	空き		
005Fh	空き		
0060h ～ FFFFh	空き 外部増設 I/O 用 (xx00h～xx3Fh は使用禁止)		

注) 0040h～005Fh の I/O アドレスは 16 ビットデコードしております。

したがって OUT 40h, A のような命令ではアクセスできません。

LD BC, 0040h

OUT (C), A

というような命令をご使用下さい。

16 ビットアドレス指定でも xx00h～xx3Fh は使用できません (CPU が内部 I/O と判断して、外部に IORD, IOWR 信号を出さない為)

1.1. プルアップ、プルダウンされている信号

信号名	抵抗値	プルアップ / プルダウン	コネクタ名
DREQ1	10K	プルアップ	J1
*IORD	10K	プルアップ	
*IOWR	10K	プルアップ	
*WAIT	10K	プルアップ	
*RESET	10K	プルアップ	TP4
*NMI	10K	プルアップ	
P11	10K	プルアップ	CN3
P12	10K	プルアップ	CN3
P13	10K	プルアップ	CN3
P17	10K	プルアップ	CN2
P24	10K	プルアップ	CN2
GATE0	10K	プルアップ	CN2
GATE1	10K	プルアップ	CN2
GATE2	10K	プルアップ	CN2
GATE3	10K	プルアップ	CN2
IRO	10K	プルアップ	CN2

IR1	10K	プルアップ	CN2
IR14	10K	プルアップ	
IR15	10K	プルアップ	
*TINT	10K	プルアップ	
ARM	10K	プルアップ	CN2
RP14	10K	プルアップ	
RP15	10K	プルアップ	
RP17	10K	プルアップ	
RP18	10K	プルアップ	
VPP	10K	プルアップ	
*RST	10K	プルアップ	
PA00～PA07	10K	プルアップ or プルダウン	CN7
PB00～PB07	10K	プルアップ or プルダウン	CN7
PC00～PC07	10K	プルアップ or プルダウン	CN7
PA10～PA17	10K	プルアップ or プルダウン	CN7
PB10～PB17	10K	プルアップ or プルダウン	CN7
PC10～PC17	10K	プルアップ or プルダウン	CN7

1 2. 内蔵パラレルポート

CPU内蔵パラレルポートは他の機能と重複して使用されます

パラレルポート	他の機能	他の機能	IN/OUT	外部端子
P00	*SCS0:ADC, DAC チップセレクト		OUT	
P01	CTC-OUT1 :カウンタ出力 1		OUT	CN2-4
P02	CTC-OUT2 :カウンタ出力 2		OUT	CN2-6
P03	CTC-OUT3 :カウンタ出力 3		OUT	CN2-8
P04	CTC-GATE0:カウンタゲート 0	TRXC0:UART0 外部クロック	IN	CN2-1
P05	CTC-GATE1:カウンタゲート 1	TRXC1:UART1 外部クロック	IN	CN2-3
P06	CTC-GATE2:カウンタゲート 2		IN	CN2-5
P07	CTC-GATE3:カウンタゲート 3		IN	CN2-7
P10	SCK1 :シリアルクロック出力		I/O	
P11			I/O	CN5-1
P12			I/O	CN5-2
P13			I/O	CN5-3
P14	DCD1 :RS232C CD 検出		I/O	
P15	RI1 :RS232C RING 検出		I/O	

P16	DACK1 :DMA 要求 ACK		I/O	
P17			I/O	CN2-9
P20	IR0 :割込み信号 0		I/O	CN2-13
P21	IR1 :割込み信号 1		I/O	CN2-15
P22	IR14 :割込み信号 14		I/O	
P23	IR15 :割込み信号 15		I/O	
P24	DREQ0:DMA 要求信号		I/O	CN2-10
P25	DREQ1:DMA 要求信号		I/O	
P26	TXE0 :RS422/485 送信イネーブル		I/O	
P27	*NMI :ノンマスクابلインターラプト		I/O	
P30	DTR1 :RS232C		I/O	
P31	RTS1 :RS232C		I/O	
P32	TXD1 :RS232C		I/O	
P33	TXS1 :RS232C		I/O	
P34	DSR1 :RS232C		I/O	
P35	CTS1 :RS232C		I/O	
P36	RXD1 :RS232C		I/O	
P37	TXE1 :RS232C イネーブル		I/O	

1 3 . R S 2 3 2 C 基本部 (U A R T C H 1)

I/Oアドレス	READ 時	WRITE 時
28h		RATE 設定
2Ch	チャンネル 1 送信データ	チャンネル 1 受信データ／拡張ステータス A
2Dh	チャンネル 1 モード／コマンド	チャンネル 1 ステータス／拡張ステータス B

◎U A R T C H 1 を使用する為の基本設定

SCR2 (“1Dh”) の設定 通常 “3xh”

UART の信号は内蔵 PIO と共用している為、ここで宣言します

ビット	内容
D0	UART CH1 とは無関係
D1	UART CH1 とは無関係
D2	UART CH1 とは無関係
D3	UART CH1 とは無関係
D4:D5	=11 : DTR1, RTS1, TXD1, CTS1, DSR1, を有効 P30, P31, P32, P34, P35 無効
D6=0	P14 を有効、RXRDY1 を無効 (DCD 信号として使用)
D7=0	P15 を有効、TXRDY1 を無効 (RI 信号として使用)

UART CH1 で使用する信号の方向性の設定

PIO 信号	信号	設定方向	備考
P14	DCD	IN	
P15	RI	IN	
P30	DTR1		SCR2 で自動的に決定される
P31	RTS1		SCR2 で自動的に決定される
P32	TXD1		SCR2 で自動的に決定される
P33	TXS1	出力	
P34	DSR1	入力	
P35	CTS1	入力	
P36	RXD1	入力	
P37	TXE1	出力	

P14、P15 の方向性を入力に設定します

3Bh に xx00xxxx を書き込みます (1=出力、0=入力)

(x は UART CH1 では未使用)

P30～P37 の方向性の設定方法

I/O アドレス 3Fh 番地に上記の値を書き込みます。

3Fh に 10001xxx を書き込みます。

RS232C 基本部のシャットダウンモードを解除します。

39h 番地に 00111111 をセットします

P37(TXE1)を"1"にセットし RS232C の*SHDN を"HI"にします。

以上の設定で UART CH1 は準備完了です。

詳細は KL5C80A16CFP ハードウェアマニュアル (赤い表紙) を参照下さい。又、プログラム手法につきましてはサンプルプログラムをご参考下さい。

14. RS232C/RS422/RS485 (UART CH0) オプション部

I/O アドレス	READ 時	WRITE 時
28h		RATE 設定
2Ah	チャネル 0 送信データ	チャネル 1 受信データ／拡張ステータス A
2Bh	チャネル 0 モード／コマンド	チャネル 1 ステータス／拡張ステータス B

1) RS232C

オプション側UARTの基本設定項目は不要です。

オプション側UARTの信号は基本側と違って信号本数が少なくなっております。

CN8-2:RXD0 CN8-3:TXD0 CN8-7:*RTS0 CN8-8:*CTS0

2) RS422/RS485

RS422/RS485にはTXE0 (トランスファイネーブル) 信号によってデータラインを受信状態 (ハイインピーダンス) にすることができます。(RS422 (P-P接続) では常時"1"で使用できます)

この信号の制御はCPU内蔵パラレルポート P26 によって行います。

TXE0 = 1 送信状態 TXD0 と RTS0 には常時信号が出力される。

TXE0 = 0 受信状態 TXD0 と RTS0 はハイインピーダンス

INIT (初期設定)

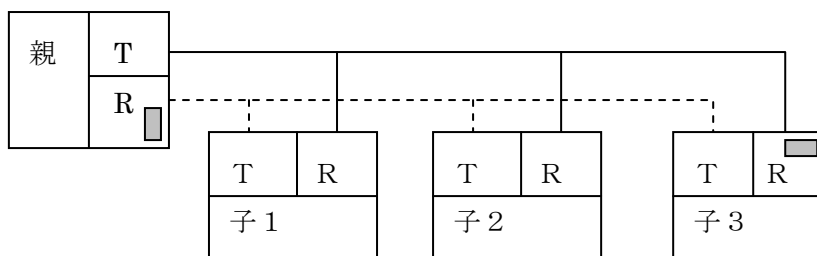
ポート2の方向性レジスタ 3Dh に"01xxxxxx"をセットします。

START (使用時)

ポート2のデータレジスタにTXE0の"1"又は"0"を書き込みます

TXE0 = "1" 39h=00101101 ポート2のビット6を"1"

TXE0 = "0" 39h=00101100 ポート2のビット6を"0"



T = 送信 R = 受信 ■ 終端抵抗

上図で親は常時 TXE0 = "1" で良い

子1~子3は親から自機宛ての送信要求の時のみ TXE0 = "1" にし、送信が終わったら TXE0 = "0" にする。

終端抵抗の処理

上図中の親と子3に終端抵抗を実装する。(出荷時実装されています)

子1、子2の終端抵抗は取り外す。(基板裏面のR5、R14)

抵抗チップ全体をハンダゴテで暖めて取り外します。

プログラミング手法はRS232C基本と同様です。

KL5C80A16CFPハードウェアマニュアル（赤い表紙）及びサンプルプログラムをご参照下さい。

15. カウンタータイマ

I/Oアドレス	WRITE時	READ時	備考
20h	チャンネル0カウンタデータ	チャンネル0カウンタデータ	
21h	チャンネル0コントロールワード	チャンネル0ステータス	
22h	チャンネル1カウンタデータ	チャンネル1カウンタデータ	
23h	チャンネル1コントロールワード	チャンネル1ステータス	
24h	チャンネル2カウンタデータ	チャンネル2カウンタデータ	
25h	チャンネル2コントロールワード	チャンネル2ステータス	
26h	チャンネル3カウンタデータ	チャンネル3カウンタデータ	
27h	チャンネル3コントロールワード	チャンネル3ステータス	

タイマカウンタの初期化はSCR4にて行います。

SCR4の設定

外部コネクタ CN2-4, CN2-6, CN2-8 をそれぞれ CTC-OUT1, CTC-OUT2, CTC-OUT3 として使用する場合。 SCR4:xxxx0x11 に設定します。（xはCTCと無関係）

プログラミングについては、KL5C80A16CFPハードウェアマニュアル、9章、タイマ/カウンタ、及びサンプルプログラムをご参照下さい。

16. 割込み

IR	割込み信号
IR15	外部端子 J1-B21 IRQ7 又は RTC-ALM(日付時間一致)
IR14	外部端子 J1-B23 IRQ5 又は RTC-TINT(定周期信号)
IR13	タイマカウンタ チャンネル1 割込み
IR12	タイマカウンタ チャンネル0 割込み
IR11	UART0 ブレック検出/エラー検出
IR10	UART0 RXRDY0(受信レディ)
IR9	UART0 TXRDY0(送信レディ)
IR8	クロック同期シリアル I/O チャンネル0 送受信完了
IR7	DMA コントローラ DMTC1
IR6	DMA コントローラ DMTC0
IR5	UART1 ブレック信号検出/エラー検出
IR4	UART1 RXRDY1(受信レディ)

IR3	UART1 TXRDY1(送信レディ)
IR2	クロック同期シリアル I/O チャネル 1 送受信完了
IR1	タイマーカウンタチャネル 3 / 外部端子 CN2-15 又は J1-B24 又は CN7-44
IR0	タイマーカウンタチャネル 2 / 外部端子 CN2-13 又は J1-B25 又は CN7-41

割込みモードの初期化

S C R 1 (1Ch)

ビット	"0"	"1"
D7	IR5=外部端子 CN2-15 又は J1-B24 又は CN7-44	IR5=UART1 ブレーク信号検出 / エラー検出
D6	IR2=外部端子 CN2-13 又は J1-B25 又は CN7-41	IR2=クロック同期シリアル I/O チャネル 1 送受信完了
D5	IR1=外部端子 CN2-15 又は J1-B24 又は CN7-44	IR1=タイマーカウンタチャネル 3
D4	IR0=外部端子 CN2-13 又は J1-B25 又は CN7-41	IR0=タイマーカウンタチャネル 2
D3	IR15=外部端子 J1-B21 IRQ7 又は RTC-ALM 信号を反転せず入力	IR15=外部端子 J1-B21 IRQ7 又は RTC-ALM 信号を反転して入力
D2	外部端子 J1-B23 IRQ5 又は RTC-TINT 信号を反転せず入力	外部端子 J1-B23 IRQ5 又は RTC-TINT 信号を反転して入力
D1	IR1=外部端子 CN2-15 又は J1-B24 又は CN7-44 信号を反転せず入力	IR1=外部端子 CN2-15 又は J1-B24 又は CN7-44 信号を反転して入力
D0	IR2=外部端子 CN2-13 又は J1-B25 又は CN7-41 信号を反転せず入力	IR2=外部端子 CN2-13 又は J1-B25 又は CN7-41 信号を反転して入力

注) 詳細は KL5C80A16CFP ハードウェアマニュアル 12-2 章参照

内蔵パラレルポートの設定

IR0, IR1, IR14, IR15 の割込みを外部端子入力から行う場合
内蔵パラレルポートの方向性を入力に設定する必要があります。
ポート 2 の方向制御レジスタ 3Dh に "xxxx0000" を書き込みます。

プログラミングの要点

スタックポインタ

スタックポインタは書き込みできるアドレスを指定します。
リセット直後は全アドレス ROM 領域に設定されますので割込み発生時、現プログラムカウンタをスタックポインタに書き込みません。
したがって割込みが受け付けられません。

割込みルーチンの最後は必 R E T I 命令を実行して下さい。

レベル / エッジの指定

リセット直後は全ビット、レベル割込みモードになります。

レベルモードではタイマーカウンターの割込みは受け付けられません。

詳細は KL5C80A16CFP ハードウェアマニュアル（赤い表紙）の第 6 章を参照下さい。

又、サンプルプログラムも併せてご参照下さい。

17. RTCカレンダークロック（オプション）

I/Oアドレスマッピング

		BANK 0	BANK 1
0040h	RTC カレンダークロック	1 秒桁レジスタ	1 秒桁レジスタ
0041h	RTC カレンダークロック	10 秒桁レジスタ	10 秒桁レジスタ
0042h	RTC カレンダークロック	1 分桁レジスタ	1 分桁レジスタ
0043h	RTC カレンダークロック	10 分桁レジスタ	10 分桁レジスタ
0044h	RTC カレンダークロック	1 時桁レジスタ	1 時桁レジスタ
0045h	RTC カレンダークロック	10 時桁レジスタ	10 時桁レジスタ
0046h	RTC カレンダークロック	1 日桁レジスタ	1 日桁レジスタ
0047h	RTC カレンダークロック	10 日桁レジスタ	10 日桁レジスタ
0048h	RTC カレンダークロック	1 月桁レジスタ	1 月桁レジスタ
0049h	RTC カレンダークロック	10 月桁レジスタ	10 月桁レジスタ
004Ah	RTC カレンダークロック	1 年桁レジスタ	曜日レジスタ
004Bh	RTC カレンダークロック	10 年桁レジスタ	指定範囲レジスタ
004Ch	RTC カレンダークロック	曜日レジスタ	テストレジスタ
004Dh	RTC カレンダークロック	コントロールレジスタ D	コントロールレジスタ D
004Eh	RTC カレンダークロック	コントロールレジスタ E	コントロールレジスタ E
004Fh	RTC カレンダークロック	コントロールレジスタ F	コントロールレジスタ F

RTC カレンダークロックについてはセイコーエプソン社の RTC63423A のデータシートをご参照下さい。

必要でありましたらお申しつけ頂ければコピーをお送りします。

ARM機能

RTC63423A の機能として、日付時刻一致で ARM 信号を発生させることができます。ALM が発生すると ALM 信号のオープンドレインがオンになります。これを応用すれば、電源オフのバッテリーバックアップモードで日付時刻の一致で電源投入させることもできます。（但し電源投入の場合は外部回路が若干必要です）。

日付時刻一致

は最小は秒の一致から最大は秒、分、月、週の一致まで設定できます

T I N T機能

RTC63423A の機能として定周期割込みを発生させることが出来ます。

定周期設定範囲

1/1024 秒, 1/128 秒, 1/64 秒, 1/16 秒, 1/2 秒, 1 秒, 1 分, 10 分

18. 外部パラレル I/O

I/O アドレスマッピング

I/O アドレス	内容	READ 時	WRITE 時	外部端子
0050h	パラレル I/O 基本部	PA0~PA7 データ	PA0~PA7 データ	CN7-1~8
0051h	パラレル I/O 基本部	PB0~PB7 データ	PB0~PB7 データ	CN7-9~16
0052h	パラレル I/O 基本部	PC0~PC7 データ	PC0~PC7 データ	CN7-17~24
0053h	パラレル I/O 基本部		コントロールレジスタ	
0054h	空き			
0055h	空き			
0056h	空き			
0057h	空き			
0058h	パラレル I/O オプション部	PA0~PA7 データ	PA0~PA7 データ	CN7-25~32
0059h	パラレル I/O オプション部	PB0~PB7 データ	PB0~PB7 データ	CN7-33~40
005Ah	パラレル I/O オプション部	PC0~PC7 データ	PC0~PC7 データ	CN7-41~48
005Bh	パラレル I/O オプション部		コントロールレジスタ	

パラレル入出力ポートのご使用に当たっては μ PD71055 (NEC) のデータシート
をご参照下さい。併せてサンプルプログラムもご参照下さい
お申し付け頂ければコピーを送付します。

 μ PD71055

入出力レベル	: CMOS
読書き時間	: 200ns
高レベル入力電圧	: 2.2V(min) VDD+3V (max)
低レベル入力電圧	: -0.5V(min) 0.8V(max)
高レベル出力電圧	: Ioh -400 μ A 0.7 \times VDD
低レベル出力電圧	: Iol 2.5mA 0.4V

19. ADコンバータ

I/Oアドレスマッピング

I/Oアドレス	ライト時	リード時
30h	送信データ	受信データ
31h	モード/コマンド	ステータス
38h bit0	*チップセレクト *CS	
3fh bit7	RS232C イネーブル (adc マイク電源供給)	

初期設定

クロック同期シリアル I/O のモード設定

モードレジスタ (31h) への設定

31h=11110000B 16bit clock, MSB first, 内部クロック

パラレル I/O のビットセット

39h=01h 38h のビット 0 を "1" にセットしチップセレクトを解除します。

39h=00h 38h のビット 0 を "0" にセットしチップセレクトを ON にします。

39h=7fh 3fh のビット 7 を "1" にセットし、RS232C をイネーブルにします。これは RS232C のドライバーからマイナス電源を貰っているためです。

チップセレクトは DA コンバータも同時に ON になります。

これで初期設定は終わりました。

使い方 (クロック同期シリアルポートを 16 クロックモードで使う時の例)

制御バイト (書込み)

MSB

LSB

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	ST	SE	SE	SE	U/ B	S/ D	PD	PD	0
								L2	L1	L0			1	0	

ST=スタートビット "1"

SEL2~SEL0=チャネル番号

U/B= U:ユニポーラ B:バイポーラ

S/D= S:シングルエンド変換 D:デファレンシャル変換 (差動)

PD1~PD0=クロックパワーダウンモードの設定

変換データ (読み込みデータ)

MSB

LSB

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0	0	0	0	0

実際のご使用は KL5C80A16CFP ハードウェアマニュアル (赤い表紙) の 10 章、「クロック同期シリアル I/O」及びサンプルプログラム、MAX 1202 データシート及びサンプルプログラムをご参照下さい。

MPCZ-16EX-ADC12 ご使用上の注意

本 AD コンバータのマイナス電源は MAX223 (RS232C ドライバー) の-10V 電源 を使用しております。もし、RS232C インターフェース側で-10V 電源を低下させる要因 (例えば信号と GND 間をショートさせる等) が発生した場合、本 AD コンバータのデータにも異常が起こることがありますのでご注意ください。但し、MAX223 の-10V 電源にはかなり余裕がありますので通常の使い方で電圧 低下が発生することはありません。

20. DA コンバータ

I/O アドレスマッピング

I/O アドレス	ライト時	リード時
32h	送信データ	受信データ
33h	モード/コマンド	ステータス
38h bit0	*チップセレクト *CS	

初期設定

CPU 内蔵パラレル I/O の方向設定

3FH=10001111B シリアルデータ OUT TXS1 を出力方向に設定

3BH=11001111B シリアルクロック OUT SCK1 を出力方向に設定

SCR4 の設定

SCR4 =xxxx01xx TXS1, SCK1 を有効に

クロック同期シリアル I/O のモード設定 (アクセス時毎回必要)

モードレジスタ (33h) への設定

33h=11110000B 16bit clock, MSB first, 内部クロック

パラレル I/O のビットセット

P00 39h=01h 38h のビット 0 を "1" にセットしチップセレクトを解除します。

P00 39h=00h 38h のビット 0 を "0" にセットしチップセレクトを ON にします。

外部リファレンスを使用される場合は CN1-20 番が入力端子です、この時ボード上の D1 LT1004-2.5CZ をニッパー等で取り外して下さい。

これで初期設定は終わりました。

注意

DAC のアクセスが終了したら、チップセレクト直後、DAC の入力クロックを "0" に抑えてください。

モードレジスタ (33h) への設定

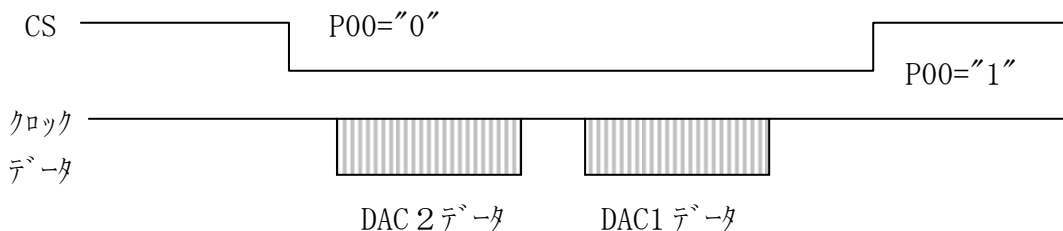
33h=11110010B 16bit clock, MSB first, 内部クロック, SST=1

但し、ADC が実装されていない場合はいれてもいれなくても結構です

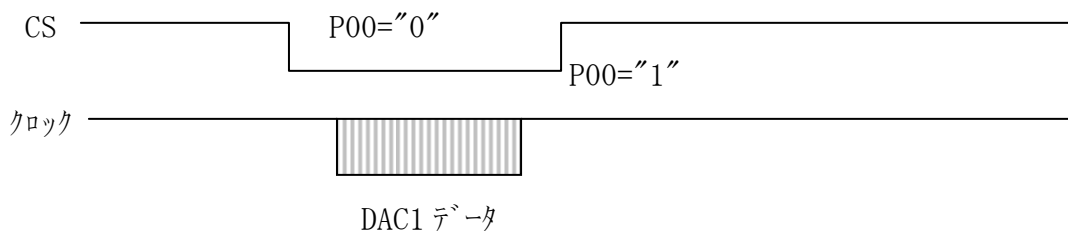
実際のご使用は KL5C80A16CFP ハードウェアマニュアル (赤い表紙) の 10 章、「クロック同期シリアル I/O」及びサンプルプログラム、MAX 539 データシートをご参照下さい。

使い方の要点

DACオプションが2台の場合



DACオプションが1台の場合



ご使用上の注意

◎DAC 出力範囲は 0V～VCC-0.4V となっております。CPUボードへの供給電源電圧が、5.000V のときは最大 4.60V までの出力となります。

◎リファレンス電源 LT1004-2.5CZ (リニアテクノロジー) は MIN2.480V、TYP2.500、MAX2.52V となっております。高精度のリファレンスが必要な場合は外部リファレンスをご使用下さい。

2.1. DIPスイッチ、LED

I/Oアドレス	ライト時	リード時
5Ch	LED	DIPスイッチ

DIPスイッチ

基板実装面の S 1 の 1～8 の状態を読み込みます。

DIP-SW 番号	1	2	3	4	5	6	7	8
リードデータ	D0	D1	D2	D3	D4	D5	D6	D7

LED

書き込みデータを LED に表示させます。

LED 番号	LED1	LED2	LED3	LED4	LED5	LED6	LED7	LED8
書き込みデータ	D0	D1	D2	D3	D4	D5	D6	D7

注9 LED の番号と DIP スwitch の番号が反対になっていますので注意してください

2.2. ウォッチドッグタイマー

MPCZ-16EX は CPU チップ 内蔵のウォッチドッグタイマーとは別に、MAX691A のウォッチドッグタイマー機能を使用することが出来ます。DIP スイッチ S3-1 を ON にすると MAX691A は 1.6 秒のタイムアウトカウンターを動作させます。1.6 秒の間に DIP-SW リード 命令 IN A, (005Ch) が実行されれば、タイムアウトカウンターはクリアされ、再び 1.6 秒カウントを実行します。1.6 秒の間に DIP-SW リード 命令 IN A, (005Ch) が実行されない場合は、カウンターが 1.6 秒になったときリセット信号が 200m-sec の間 ON になります。

付録

デバッガー用の端子

・バグファインダー

バグファインダー用の端子として、GND, CLK, BFSIO 信号が端子に出ています。

CN6-1 : CLK、CN6-2:GND、CN6-3:BFSIO

バグファインダ使用時は DIP スイッチ S3-2 (BFMOD) を ON にして下さい。

バグファインダ未使用時は DIP スイッチ S3-2 (BFMOD) を必ず OFF にして下さい

・ROM エミュレーター

ROM エミュレーターが用の端子として、RESET、NMI、GND 信号が端子に出ています

NMI : $\overline{\text{NMI}}$ 、GND:GND、RST: $\overline{\text{RESET}}$

注意)NMI 信号を使用する時は CPU の SCR3 レジスタ D7=1, D6=0 に設定してください

MPCZ-16CPU と I/O ボードの結合

MPCZ-16EX は CPU のバス信号を 64 ピンのコネクタに取り出しております。

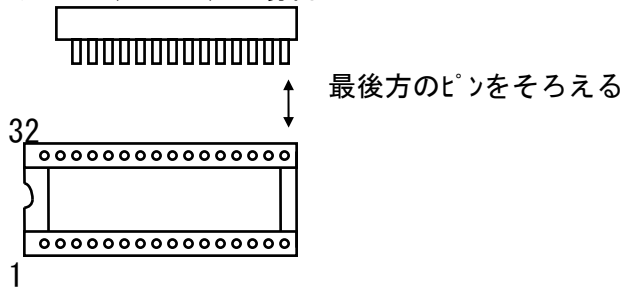
このコネクタピン配置は PC104 バスに準拠しており、弊社の PC104 シリーズ I/O ボードとの接続ができます。

PC104 バスは ISA バスを 64 ピンと 40 ピンのヘッダーピンコネクタに変換したもので、ISA バスの信号がそのままヘッダーピンに取り出されております。但し、MPCZ-16EX には 40 ピンコネクタを実装しておりませんので、ISA バスの一部信号が使用できません。

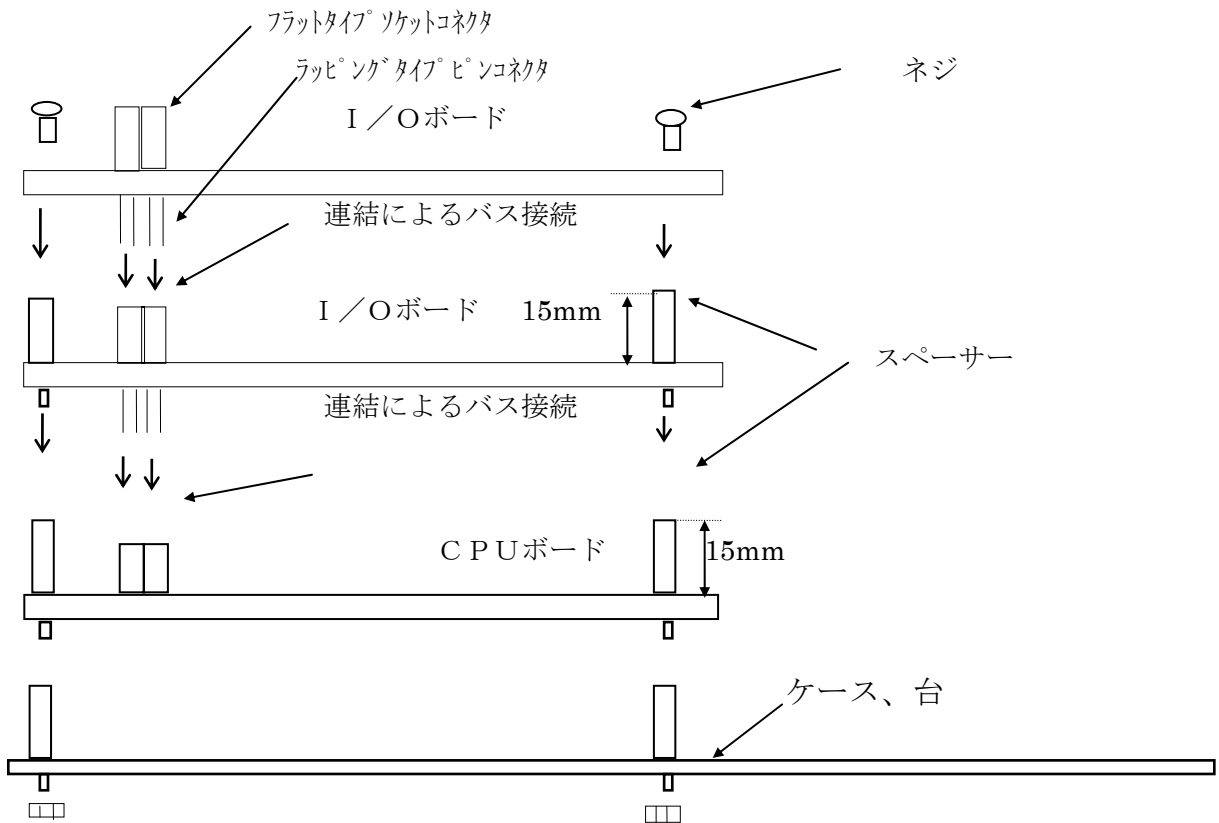
PC104 バスはバックプレーンボードを使用せず、ボードを積み重ねていくだけでシステムが構築でき、振動の多い場所やスペースが狭小な場所に適しております。また、カードエッジコネクタに比べピン接触面の信頼性が格段に向上されております

ROMの挿入

256KビットROM(28ピン)の場合



I/Oボードとの接続方法



初めてお使いの方の為に基本設定サンプルプログラム

当ボードを初めてお使いの方のためのソフトウェアの設定例を以下に記します。
よくある質問から選んでサンプルとしました。

リセット直後の状態から

```

ld    a, 1fh                ;メモリーマップの定義
out   (06h), a              ; 0000~7fffh= rom   8000h~ffffh= sram
;
ld    sp, 0                 ;スタックポインタアドレスは必ず定義して下さい
;
;                           SCR0=設定不要
ld    a, 00110000B
out   (1ch), a              ;SCR1=CPU 内部ポートをボード仕様に設定
ld    a, 11110001B
out   (1dh), a              ;SCR2=CPU 内部ポートをボード仕様に設定
ld    a, 10000000B          ;MNI を有効にする
out   (1eh), a              ;SCR3=CPU 内部ポートをボード仕様に設定
ld    a, 01000111B
out   (1fh), a              ;SCR4=CPU 内部ポートをボード仕様に設定
;                           I/O=2wait   , ROM=1wait   , SRAM=1wait
;
;***** cpuポートに実装の8255 互換パラレル i/o の使用例 *****
ld    bc, 0053h             ;bcレジスタにパラレル i/o の control アドレスをセット
ld    a, 80h                ;a, b, c ポート全部出力、モード 0
out   (c), a                ;パラレル i/o の control データセット(16ビットアドレスデコードの為
                             bcレジスタを利用する)
ld    bc, 0050h             ;bcレジスタにパラレル i/o-ポート0 のデータをセット
ld    a, 0ffh               ;パラレル i/o ポート0 出力データ "FF" をセット
out   (c), a                ;パラレル i/o のポート0 にデータをセット
;
;***** NMI 割り込みにする *****
;SCR3 のビット7に"1"をセットする
ld    a, 10000000B          ;MNI を有効にする
out   (1eh), a              ;SCR3=CPU 内部ポートをボード仕様に設定
ld    a, 0xxxxxxB           ;x は任意、ビット7 を"0 (入力モード)" にセット

```

out (3dh), a ;ポート2の方向制御レジスタにセット

のソフト設定で、ROM=32kb SRAM=32KBのメモリ空間が確保され、CPU内蔵のタイマカウンタ、割込み、シリアルポート等が使えるようになりました。

又、パラレルi/oの使用例で16ビットアドレスコードの使用方法も分かりました。

DACの使用例ではDACに電圧を出力することが出来ました。

これ以降のプログラムはサンプルソフトや個々のI/O、CPUのマニュアルをご参照ください。

・ ご使用上のお願い

故障について

万一故障が発生しました場合、弊社出荷日から1ヶ年以内は初期障害として無償で修理致します。（但し、操作の間違い、故意によるものについてはこの限りではありません）

出荷日から1年以上経過したものにつきましては有償修理となります。

免責について

万一当製品について故障が発生した場合の損害については、当製品の交換までが弊社の責任とさせていただきます。それ以上の損害につきましては弊社は一切責任を負いかねますのであしからずご了承お願い申し上げます。

無断複製の禁止

当ボードの無断複製を禁止します。

MPCZ-16EX

MPCZ-16EX

株式会社エンベデッドテクノロジー
〒578-0946 大阪府東大阪市瓜生堂3-8-13
奥田ビル
TEL : 06-6224-1137 FAX : 06-6224-1138