

MPC104-ISOADC12

取扱説明書



株式会社エンベデッドテクノロジー

改訂履歴

改訂日	改訂項目	ページ	改訂箇所
2004/4	新規作成		第一版発行
2004/5/25	割込回路	15	アイソレートパラレル入力ポート割込の論理説明
2004/6/6	割込回路	13	割込信号変更にともない、解説の追加、変更
2004/6/22	誤記訂正	25,26	ディップスイッチの番号が逆
2004/7/10	注記追加	26	ポテンショ調整補足
2004/10/17	コマンド追加	11	ADCCMD に DIS ビットを、LEDCTRL に TEST ビットと RDBID ビットを追加
2004/10/17	ボード ID 追加		ボード ID の読み取り機能を追加
2004/10/17	本書レイアウト		付録の章を追加し。ピンアサインを付録に移動。 アドレス一覧、割込ベクタの設定表など追加
2009/6/25	部品変更	28,29	TLP121 製造中止により TLP181 に変更

はじめに

1. 製品の保証について

・無償修理

製品ご購入後1年間は無償で修理いたします。
(但し、下記「有償修理」に該当するものを除く)

・有償修理

- 1) 製品ご購入後1年を経過したもの。
- 2) 製品購入1年以内で故障の原因がお客様の取り扱い上のミスによるもの。
- 3) 製品購入1年以内で故障の原因がお客様の故意によるもの。

・免責事項

当社製品の故障、不具合、誤動作あるいは停電によって生じた損害等の純粹経済損失につきましては、当社は一切その責任を負いかねますので、あらかじめご了承ください。

2. 製品について

- ・当社製品はカタログ仕様範囲内において、使用部品、回路図等、予告無く変更することがあります。
- ・当社製品は部品メーカーの製造中止等によりやむを得ず製品の供給を続けることが出来なくなることがあります。
- ・当社製品の無断での複製を禁止します。
- ・当社製品は一般商工業用として設計されており生命、財産に関わるような状況下で使用されることを意図して設計、製造されたものではありません。本製品の故障、誤動作が人命を脅かしたり、人体に危害を与えたりする恐れのある用途(生命維持、監視のための医療用)、および高い信頼性が要求される用途(航空・宇宙用、運輸用、海底中継器、原子力制御用、走行制御用、移動体用)にはご利用されないようご注意ください。すべての電子機器はある確率で故障が発生します。当社製品の故障により、人畜や財産が被害を受けたり、火災事故や社会的損害が生じたりしないように安全設計をお願いします。また長時間連続運転や仕様外の環境でのご使用は避けてください。但し、長時間運転でご使用された場合の故障につきましては通常どおりの修理保証(1年以内無償、1年以上有償)が受けられます。

3. カタログ、取扱説明書の記載事項について

- ・当社製品のカタログ及び取扱説明書は予告無く変更する場合があります。
- ・取扱説明書に記載されている内容及び回路図の一部又は全部を無断での転載、転用を禁止します。
- ・本資料に記載された情報、回路図は機器の応用例であり動作、性能を保証するものではなく、実際の機器への搭載を目的としたものではありません。またこれらの情報、回路を使用することにより起因する第三者の工業所有権、知的所有権、その他権利侵害に関わる問題が生じた際、当社はその責を負いませんのであらかじめご了承ください。

4. 海外への輸出について

- ・当社製品を使用した機器を海外へ持ち出される場合、当社製品のCOCOMパラメーターシートが必要です。その都度お申しつけ頂ければパラメーターシートを発行いたします。

5. 本書に記載された使用条件の範囲内でご使用願います。使用条件の範囲を超えたご使用の場合は本製品の保証は致しかねますのであしからずご了承ください。

目次

	ページ
1. 概要	6
2. 特徴	6
3. 仕様	6
4. ブロック図	7
5. 実装図	8
6. アドレスマップ	9
7. レジスタ解説	11
7-1. 変換コマンド (ADCCMD)	11
7-2. 割込制御 (INTMODE)	13
7-3. LED 制御 (LEDCTRL)	17
7-4. アイソレートパラレル出力ポート (PO)	20
7-5. AD 変換値 (ADDR)	21
7-6. ステータスフラグ (STAT)	23
7-7. ボード ID (BID)	24
7-8. アイソレートパラレル入力ポート (PI)	24
8. ボード設定	25
8-1. ディップスイッチ設定	25
8-2. ジャンパー設定	26
8-3. ポテンショ調整	26
9. 入出力回路説明	27
9-1. AD入力回路	27
9-2. アイソレートパラレル入力ポート回路	28
9-3. アイソレートパラレル出力ポート回路	29
9-4. リファレンス出力回路	30
9-5. 割込出力回路	31
10. 接続回路例	32
10-1. AD入力回路	32
10-2. アイソレートパラレル出力ポート回路	33
10-3. アイソレートパラレル入力ポート回路	34
11. 変換手順フローチャート	35
11-1. 割り込みを使用しない場合	35
11-2. 割り込みを使用する場合	36
12. 付録	37
A. アドレス一覧	37

B. AD 変換割込設定表	37
C. アイソレートパラレルポート割込設定表	38
D. ピンアサイン	39

1. 概要

MPC104-ISOADC12 は PC/104 バスインターフェース(8 ビットバス)を採用したアイソレートADコンバーターボードです。

アナログ入力信号は基本で 8CH、増設オプションが 8CH 用意されております。
また、アイソレート入出力パラレルポート（入力 8 ビット／出力 8 ビット）も備えております。

2. 特徴

ADC 制御信号をフォトカプラで絶縁し、アナログ系電源に絶縁型 DC-DC コンバーターを採用しており、アナログとデジタルが絶縁されています。

ADC のインターフェースはシリアル（SPI/QSPI または MICROWIRE 互換）ですが PLD 採用によりポートアクセスで制御できるように使い易く工夫してあります。

アナログ入力部はオペアンプ採用により、ハイインピーダンス受信回路となっております。また、オペアンプのゲイン設定により入力レンジを変更可能です。

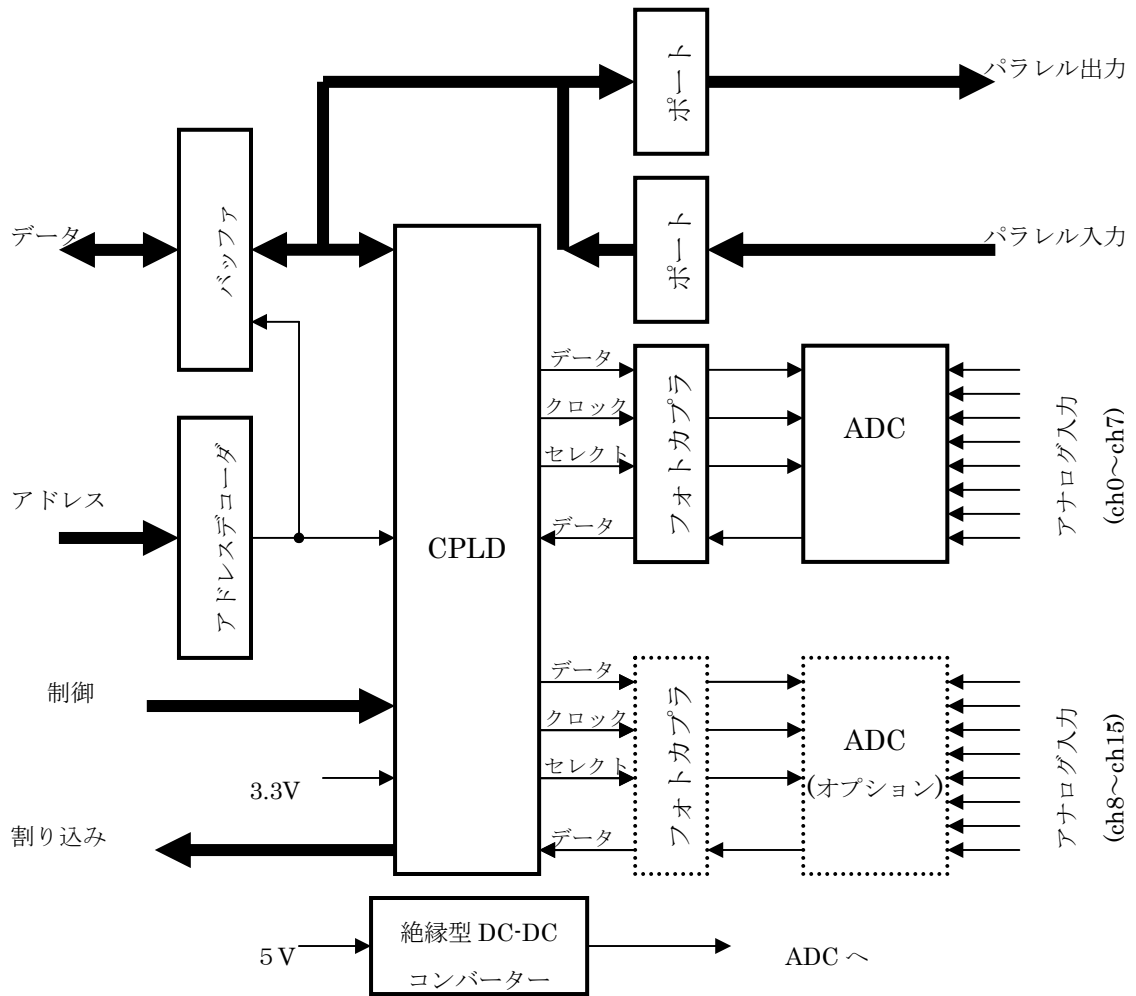
高周波ノイズ除去のため CR による簡易フィルターを実装しています。

3. 仕様

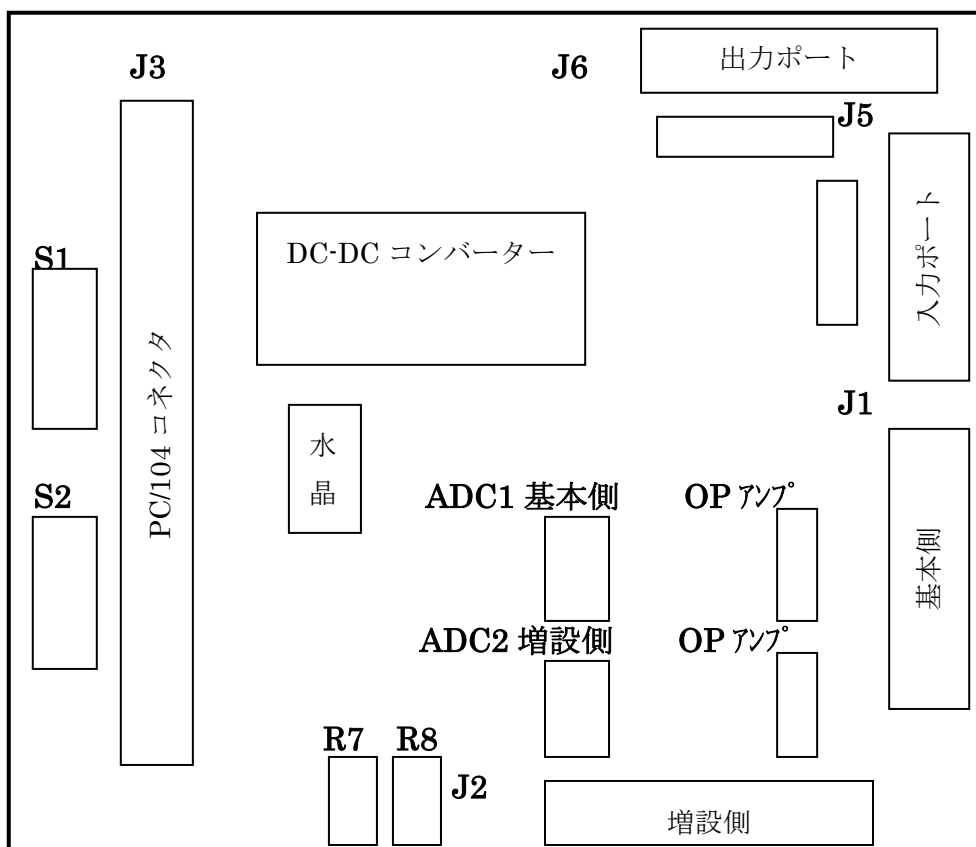
項目	内容
ADC 素子	MAX1270
分解能	12 ビット
リニアリティ	1/2LSB
入力チャンネル	基本 8CH、増設オプション+8CH
入力インピーダンス	1M Ω
変換範囲	0~5V、-5V~+5V、0~10V、-10V~+10V
最大入力電圧	$\pm 18V$
変換時間	12.5 μs
インターフェース	PC/104（ただし、8 ビットデータバス信号のみ）
割込発生	変換終了、アイソレートパラレル入力（2 ビット）
割込ベクタ	IRQ3、IRQ4、IRQ5、IRQ7 から選択
パラレルポート	アイソレート入力 8 ビット、アイソレート出力 8 ビット
電源	+5V 単一電源
消費電流	440mA(typ) 16CH オプション付き
占有アドレス	4 バイト
その他	バイポーラ変換時符号拡張 アドレスデコード 8 または 16 ビット

注) 回路図および、CPLD 内部情報は公開しておりません。ご不明な点はお問い合わせください。

4. ブロック図



5. 実装図



6. アドレスマップ

出荷時設定アドレス：0380h

オフセット	R/W	レジスタ名称	内容
0	W	ADCCMD	変換コマンド
	R	ADDR	下位 AD 変換値(AD7~AD0)
+1	W	INTMODE	割込制御
	R	ADDR	上位 AD 変換値(AD11~AD8)
+2	W	LEDCTRL	LED 制御
	R	STAT/BID	LED 状態、フラグ、ボード ID
+3	W	PO	アイソレートパラレル出力ポート
	R	PI	アイソレートパラレル入力ポート

ADCCMD

アナログ入力チャンネルの選択、電圧レンジ選択、極性選択の設定。
設定と同時に AD 変換が開始。

ADDR

AD 変換された電圧値が保存されている 16 ビットレジスタ。

INTMODE

割込許可・禁止、割込ベクタ選択等の設定。

LEDCTRL

チェック用 LED の点灯・消灯の制御。

STAT

チェック用 LED の点灯・消灯の状態の読み取り。
AD 変換終了の状態。

BID

MPC104-ISOADC12 を識別する番号が格納されたレジスタ。

PO

アイソレートパラレル出力ポートへのデータ出力。

PI

アイソレートパラレル入力ポートからのデータ入力。

PI6、PI7 から入力される信号は割込信号に割り当て可能.

7. レジスタ解説

7-1. 変換コマンド (ADCCMD)

オフセット=0

ビット	7	6	5	4	3	2	1	0
名称	DIS	—	RNG	BIP	DEV	SEL2	SEL1	SEL0
R/W	W	—	W	W	W	W	W	W
初期値	0	—	0	0	0	0	0	0

ADCCMD は 8 ビットの書き込みレジスタで、入力チャンネルの選択、変換モード設定など AD 変換の制御をします。レジスタへの書き込みで変換開始します。

コマンド送信禁止 (DIS)

ビット 7	解説
DIS	
0	AD 変換コマンドを ADC に送信します。(初期状態)
1	AD 変換コマンドを ADC に送信しません。

DIS=1 の状態で変換コマンドを書き込むと ADC にはコマンドが送られませんが、BUSY と EOC ビットが変化します。この機能を利用してタイマー処理を行うことができます。

たとえば、ADCCMD に 0x80 を書き込むと BUSY ビットが 1 になり、12.5 μ s 後に BUSY ビットはクリアされます。ただし、バスアクセスタイムやソフト処理の時間により誤差が生じます。

レンジ・極性選択 (BIP、RNG)

ビット 5	ビット 4	解説	
RNG	BIP	公称変換範囲	分解能
0	0	0V~+5V (Vref \times 1.2207)	1.22mV
	1	-5V~+5V (\pm Vref \times 1.2207)	2.44mV
1	0	0V~+10V (Vref \times 2.4414)	2.44mV
	1	-10V~+10V (\pm Vref \times 2.4414)	4.88mV

Vref = 4.096V

入力電圧の範囲 (RNG) と極性 (BIP) を設定します。上記表の電圧は OP アンプのゲインが標準 (0dB) の場合です。

入力チャンネル選択 (DIS、DEV、SEL0、SEL1、SEL2)

ビット7	ビット3	ビット2	ビット1	ビット0	解説		
DIS	DEV	SEL2	SEL1	SEL0	ADC 選択	入力チャンネル	
0	0	0	0	0	基本チャンネル	チャンネル0	
				1		チャンネル1	
			1	0		チャンネル2	
		1		チャンネル3			
		1	0	0		チャンネル4	
				1		チャンネル5	
	1		0	チャンネル6			
		1	チャンネル7				
	1	0	0	0	0	増設チャンネル	チャンネル8
					1		チャンネル9
			1	0	チャンネル10		
				1	チャンネル11		
		1	0	0	0		チャンネル12
					1		チャンネル13
				1	0		チャンネル14
1			チャンネル15				

ADC の入力チャンネルを選択します。

DEV=0 のときは基本チャンネルの ADC、DEV=1 のときは増設チャンネルの ADC が選択されます。

DIS=1 のときコマンド送信は行われず、CPLD の内部動作のみになります。BUSY、EOC ビットは変化します。

7-2. 割込制御 (INTMODE)

オフセット = 1

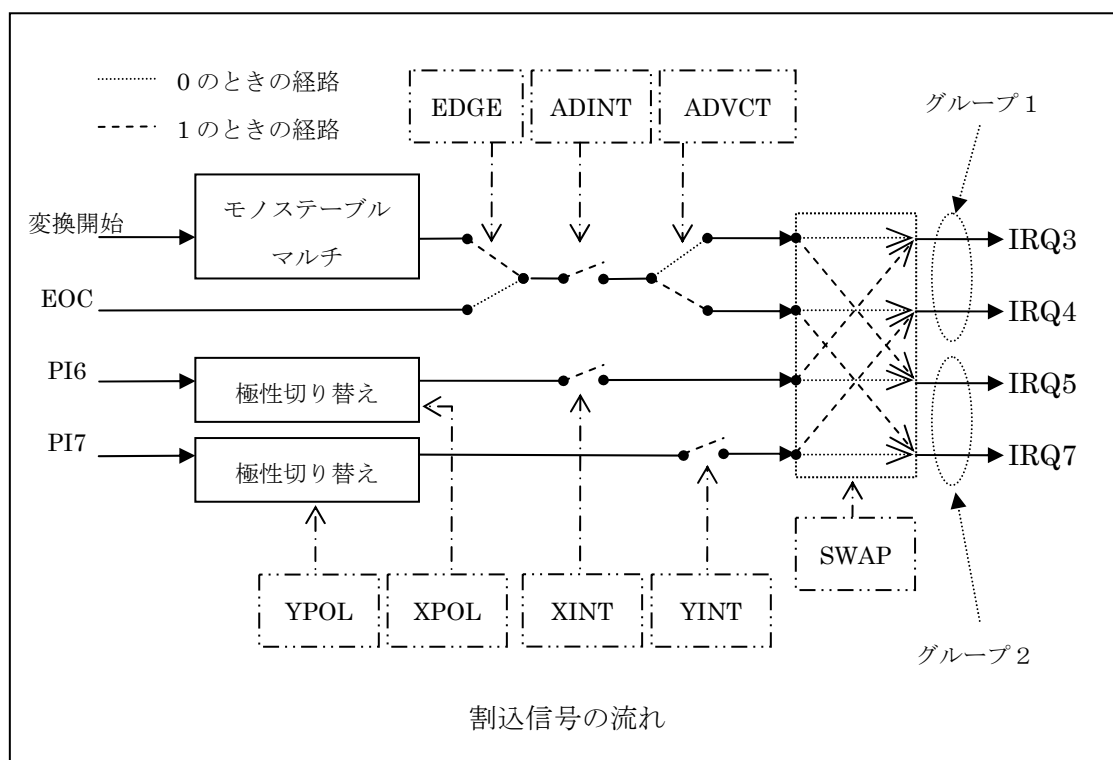
ビット	7	6	5	4	3	2	1	0
名称	SWAP	EDGE	ADVCT	ADINT	YPOL	YINT	XPOL	XINT
R/W	W	W	W	W	W	W	W	W
初期値	0	0	0	0	0	0	0	0

割込信号は AD 変換終了、アイソレートパラレル入力ポートのビット 6 とビット 7 から受け付けられますが、それらの信号は INTMODE レジスタの設定で IRQ3、4、5、7 へ振り分けられます。

AD 変換終了割込信号はレベル・エッジの切り替えが可能です。

アイソレートパラレル入力ポート割込は極性の切り替えが可能です。

アイソレートパラレル入力ポートはフォトカプラの LED が ON のとき Low レベルになります。



ベクタグループ切り替え (SWAP)

ビット7	解説
SWAP	
0	AD 変換終了割込が使用する割込ベクタをグループ1に設定します。 アイソレートパラレル入力ポート割込が使用する割込ベクタをグループ2に設定します。(初期状態)
1	AD 変換終了割込が使用する割込ベクタをグループ2に設定します。 アイソレートパラレル入力ポート割込が使用する割込ベクタをグループ1に設定します。

グループ1 : IRQ3 と IRQ4

グループ2 : IRQ5 と IRQ7

AD 変換終了割込とアイソレートパラレル入力割込が使用するベクタのグループを切り替えます。

割込信号レベル/エッジ選択 (EDGE)

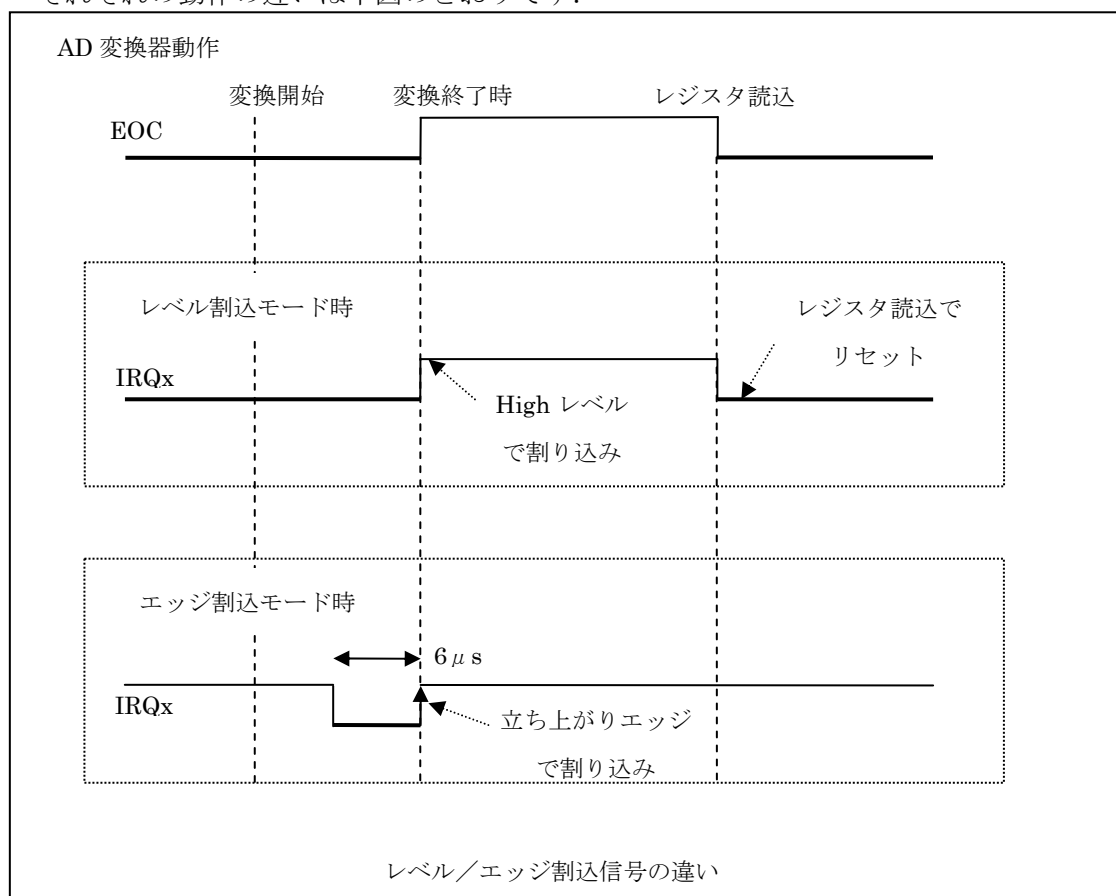
ビット 6	解説
EDGE	
0	AD 変換終了割込信号をレベル割込に設定します。(初期状態)
1	AD 変換終了割込信号をエッジ割込みに設定します。

AD 変換終了時に発生する割込信号のモードを選択します。モードは 2 種類でレベル割込とエッジ割込です。

レベル割込は AD 変換器の変換終了信号 (EOC) と同じものが割込信号に出力されます。INTMODE 設定時に選択された割込信号 (IRQx) は Low レベルになります。AD 変換終了時には割込信号が High レベルになります。このとき CPU は割り込みを受け付け、割込処理内で ADDR を読み込むと割込信号は Low レベルに復帰します。

エッジ割込は変換終了前 $6\mu\text{s}$ に一旦 Low レベルになり、変換終了と同時に High レベルにもどります。CPU は割込信号の立ち上がりエッジで割込を受け付けます。1 本の割込信号を共有する場合はエッジ割込を使用します。

それぞれの動作の違いは下図のとおりです。



AD 変換終了割込ベクタ設定 (ADVCT)

ビット 5	解説
ADVCT	
0	AD 変換終了割込ベクタに IRQ3 または IRQ5 を使用します。 (初期状態)
1	AD 変換終了割込ベクタに IRQ4 または IRQ7 を使用します。

IRQ3 と IRQ5 の切り替え、IRQ4 と IRQ7 の切り替えは SWAP で行います。

AD 変換終了割込許可/禁止 (ADINT)

ビット 4	解説
ADINT	
0	AD 変換割込は使用しません。 (初期状態)
1	AD 変換割込を使用します

アイソレートパラレル入力ポートビット 7 割込極性選択 (YPOL)

ビット 3	解説
YPOL	
0	アイソレートパラレル入力ポートのビット 7 が Low レベルになると (フォトカブラの LED に電流が流れたとき) 割込出力が High レベルになります。 (初期状態)
1	アイソレートパラレル入力ポートのビット 7 が High レベルになると (フォトカブラの LED の電流が切れたとき) 割込出力が High レベルになります。

アイソレートパラレル入力ポートビット 7 割込禁止/許可 (YINT)

ビット 2	解説
YINT	
0	アイソレートパラレル入力ポートのビット 7 から割り込みを禁止します。 (初期状態)
1	アイソレートパラレル入力ポートのビット 7 から割り込みを許可します。

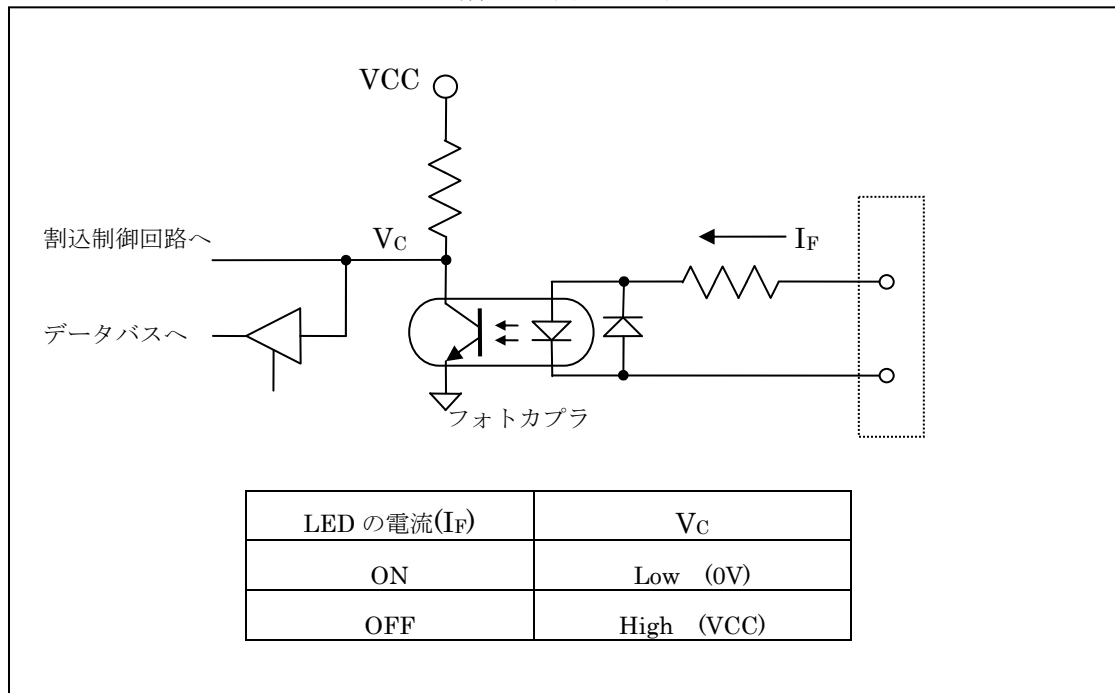
アイソレートパラレル入力ポートビット 6 割込極性選択 (XPOL)

ビット 1	解説
XPOL	
0	アイソレートパラレル入力ポートのビット 6 が Low レベルになると (フォトカブラの LED に電流が流れたとき) 割込出力が High レベルになります。 (初期状態)
1	アイソレートパラレル入力ポートのビット 6 が High レベルになると (フォトカブラの LED の電流が切れたとき) 割込出力が High レベルになります。

アイソレートパラレル入力ポートビット 6 割込禁止/許可 (XINT)

ビット 0	解説
XINT	
0	アイソレートパラレル入力ポートのビット 6 から割り込みを禁止します。(初期状態)
1	アイソレートパラレル入力ポートのビット 6 から割り込みを許可します。

アイソレートパラレル入力ポートの論理は下図を参照してください。



注)外部入力信号がそのまま IRQ 信号に変換されますので CPU の割込みモードがレベル割り込みの場合は連続的に割り込みが発生するケースが考えられます。

CPU の割り込みモードをエッジ割り込みで使用されることをお勧めします。

SWAP、ADINT、ADVCT、YINT、XINT の設定値と使用する割込ベクタの組み合わせまとめると以下のようになります。

割込モード設定値					使用するベクタ			
SWAP	ADINT	ADVCT	YINT	XINT	IRQ7	IRQ5	IRQ4	IRQ3
0	0	X	0	0	Z	Z	Z	Z
			0	1	Z	PI6	Z	Z
			1	0	PI7	Z	Z	Z
			1	1	PI7	PI6	Z	Z
1	0	X	0	0	Z	Z	Z	Z
			0	1	Z	Z	Z	PI6
			1	0	Z	Z	PI7	Z
			1	1	Z	Z	PI7	PI6
0	1	0	0	0	Z	Z	Z	EOC
			0	1	Z	PI6	Z	EOC
			1	0	PI7	Z	Z	EOC
			1	1	PI7	PI6	Z	EOC
0	1	1	0	0	Z	Z	EOC	Z
			0	1	Z	PI6	EOC	Z
			1	0	PI7	Z	EOC	Z
			1	1	PI7	PI6	EOC	Z
1	1	0	0	0	Z	EOC	Z	Z
			0	1	Z	EOC	Z	PI6
			1	0	Z	EOC	PI7	Z
			1	1	Z	EOC	PI7	PI6
1	1	1	0	0	EOC	Z	Z	Z
			0	1	EOC	Z	Z	PI6
			1	0	EOC	Z	PI7	Z
			1	1	EOC	Z	PI7	PI6

X：設定値（0または1）は動作に影響をあたえません。

PI6：アイソレートパラレル入力ポートのビット6を割り込みとします。

PI7：アイソレートパラレル入力ポートのビット7を割り込みとします。

EOC：AD変換終了時を割り込みとします。

Z：割込信号に接続されません。

7-3. LED 制御 (LEDCTRL)

オフセット = 2

LEDCTRL は LED 点灯・消灯を制御します。

ビット	7	6	5	4	3	2	1	0
名称	RDBID	TEST	LED2	LED1	—	—	—	—
R/W	W	W	W	W	—	—	—	—
初期値	0	0	0	0	—	—	—	—

BID 読込制御 (RDBID)

ビット 7	解説
RDBID	
0	STAT レジスタを通常モードにします。(初期状態)
1	STAT レジスタをボード ID 読み出しモードにします。

RDBID ビットを 1 にセットするとオフセット=2 のレジスタは BID レジスタに切り替わり、ボード ID を読み出すことができます。一度読み出すと、自動的にリセットされ、オフセット=2 のレジスタは STAT レジスタにもどります。

LED テストモード制御 (TEST)

ビット 6	解説
TEST	
0	LED を通常点灯モードにします。(初期状態)
1	LED をテストモードにします。

TEST ビットを 1 にセットするとボードをアクセスすると LED は反転します。点灯状態はつぎの表のとおりです。

LED はバスの読込信号、書込信号と LED の排他的論理和で点灯または消灯します。したがって、テストモード時の LED 変化は数百 ns から数 μ s のため目視不可能ですが連続アクセスか、オシロスコープ、ロジックアナライザなどで確認してください。

LED2 制御 (LED2)

ビット 6	ビット 5	解説
TEST	LED2	
0	0	LED2(D2)を消灯。(初期状態)
0	1	LED2(D2)を点灯。
1	0	LED2(D2)を消灯。ボード読込時、一瞬点灯。
1	1	LED2(D2)を点灯。ボード読込時、一瞬消灯。

LED1 制御 (LED1)

ビット 6	ビット 4	解説
TEST	LED1	
0	0	LED1(D1)を消灯. (初期状態)
0	1	LED1(D1)を点灯.
1	0	LED1(D1)を消灯. ボード読込時、一瞬点灯.
1	1	LED1(D1)を点灯. ボード読込時、一瞬消灯.

7-4. アイソレートパラレル出力ポート (PO)

オフセット=3

ビット	7	6	5	4	3	2	1	0
名称	PO7	PO6	PO5	PO4	PO3	PO2	PO1	PO0
R/W	W	W	W	W	W	W	W	W
初期値	0	0	0	0	0	0	0	0

フォトカプラのトランジスタは PO レジスタへ 0 を書き込むと OFF になり、1 を書き込むと ON になります。

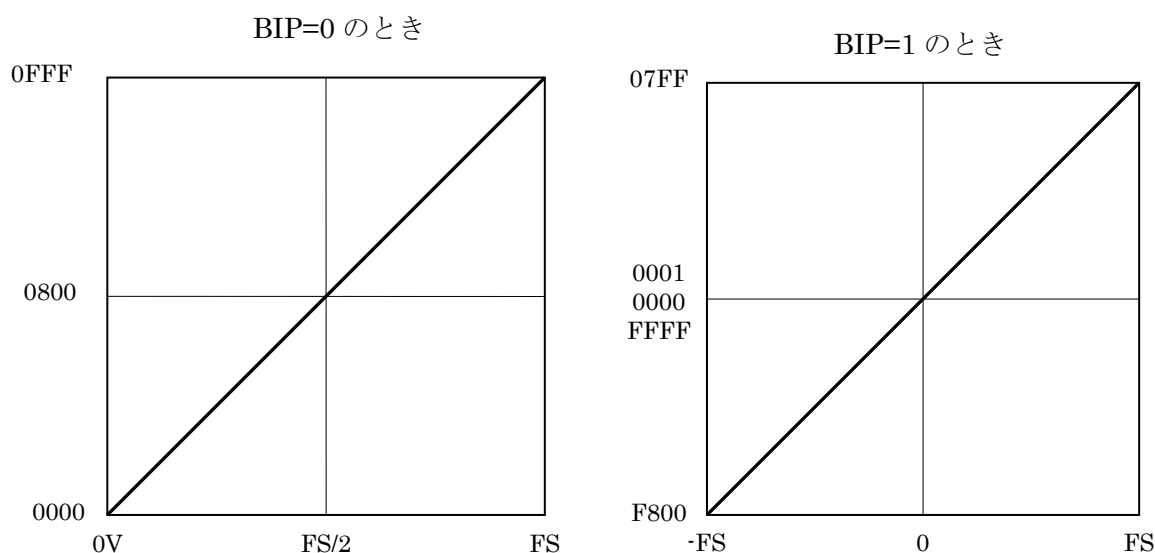
7-5. AD 変換値 (ADDR)

オフセット=0、1

ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
名称	SIGN				AD 11	AD 10	AD 9	AD 8	AD 7	AD 6	AD 5	AD 4	AD 3	AD 2	AD 1	AD 0
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
初期値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ADDR は AD 変換された結果が格納された 16 ビットのレジスタです。選択されたチャンネルの 12 ビットの変換値が ADDR に転送され保存されます。

BIP が 0 のときは ADDR の上位 4 ビット (SIGN) は 0 になります。BIP が 1 のときは変換値の最上位ビット AD11 が ADDR の上位 4 ビット (SIGN) にコピーされます。



例： ADC の変換結果が E80(1110.1000.0000)のときの上位、下位のレジスタの値

RNG	BIP	AD 変換値		
		レジスタ保存値	符号付表現(10進)	電圧換算値
0	0	0E80	3712	4.531V
	1	FE80	-384	-0.469V
1	0	0E80	3712	9.063V
	1	FE80	-384	-0.936V

本ボードは 8 ビットバスですが、16 ビット CPU (i386、486 等) を使用する場合は 16

ビットを一度に読み込み可能です。したがって下位バイトと上位バイトを分けて読み込む必要はありません。しかし、弊社の高速 Z80 CPU カード MPCZ-16EX は 8 ビット CPU のため、16 ビットレジスタをアクセスする場合は、下位バイトと上位バイトを 2 度に分けて読み込まなければなりません。

ADDR レジスタの下位バイトはオフセット 0 に、上位バイトはオフセット 1 に割り当てられています。

下位 AD 変換値(AD7~AD0)

オフセット = 0

ビット	7	6	5	4	3	2	1	0
名称	AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD0
R/W	R	R	R	R	R	R	R	R
初期値	0	0	0	0	0	0	0	0

上位 AD 変換値(SIGN、AD11~AD8)

オフセット = 1

ビット	7	6	5	4	3	2	1	0
名称	SIGN	SIGN	SIGN	SIGN	AD11	AD10	AD9	AD8
R/W	R	R	R	R	R	R	R	R
初期値	0	0	0	0	0	0	0	0

EOC フラグは上位 AD 変換値を読み込むとクリアされます。

7-6. ステータスフラグ (STAT)

オフセット = 2 (RDBID=0)

ビット	7	6	5	4	3	2	1	0
名称	BUSY	EOC	LEDS2	LEDS1	—	—	—	OPT
R/W	R	R	R	R	—	—	—	R
初期値	0	0	0	0	—	—	—	0/1

変換中フラグ (BUSY)

ビット 7	解説
BUSY	
0	AD 変換器は待機状態で、変換コマンドを受け付け可能です。(初期状態)
1	AD 変換器は変換動作中です。

BUSY フラグが 1 のときは変換コマンドを発行しないでください。

変換終了 (EOC)

ビット 6	解説
EOC	
0	ADDR レジスタに新しいデータはありません。(初期状態)
1	ADDR レジスタに新しいデータがあります。ADDR レジスタを読み込むと 0 にクリアされます。

ADDR レジスタを上位、下位に分けて読み込む時は上位レジスタ (オフセット = 1) の読み込みで EOC がクリアされます。

LED2 状態 (LEDS2)

ビット 5	解説
LEDS2	
0	LED2(D2)は消灯。(初期状態)
1	LED2(D2)は点灯

LED1 状態 (LEDS1)

ビット 4	解説
LEDS1	
0	LED1(D1)は消灯。(初期状態)
1	LED1(D1)は点灯

増設チャンネル (OPT)

ビット0	解説
OPT	
0	基本チャンネルのみ.
1	増設チャンネルが存在します.

OPT レジスタの設定は出荷時に行います. したがって OPT レジスタは固定値です.

7-7. ボード ID (BID)

オフセット = 2 (RDBID=1)

ビット	7	6	5	4	3	2	1	0
名称	BID7	BID6	BID5	BID4	BID3	BID2	BID1	BID0
R/W	R	R	R	R	R	R	R	R
初期値	1	0	1	0	0	1	1	0/1

本製品固有の番号が格納されています.

(MPC104-ADC12=A6、MPC104-ADC12-16=A7)

本ボードが装着されているかどうかをソフトウェアから判定するために利用します.

BID レジスタの設定は出荷時に行います. したがって読み出し値は固定です.

ボード ID (BID 7~1)

ビット7~1	解説
BID7~1	
	固有番号が書き込まれています.

ビット0	解説
BID0	
0	基本チャンネルのみ.
1	増設チャンネルが存在します.

7-8. アイソレートパラレル入力ポート (PI)

オフセット = 3

ビット	7	6	5	4	3	2	1	0
名称	PI7	PI6	PI5	PI4	PI3	PI2	PI1	PI0
R/W	R	R	R	R	R	R	R	R
初期値	0/1	0/1	0/1	0/1	0/1	0/1	0/1	0/1

PI レジスタ読み取り値はフォトカプラの LED が OFF のとき 1 に、ON のとき 0 になります.

8. ボード設定

8-1. ディップスイッチ設定

本ボードの I/O ベースアドレスを設定します。他のボードや周辺機器と重複しないアドレスを設定してください。

本ボードには 16 ビットアドレスデコードと 8 ビットアドレスデコードの 2 つのモードがあります。

8 ビットアドレスデコードは弊社の高速 Z80 CPU カード MPCZ-16EX で 8 ビットアドレス I/O 命令 (IN A,xx、OUT xx,A) を使用するときを選択します。

16 ビットアドレスデコードは 16 ビット CPU(i386、486 等)を使用する時、あるいは MPCZ-16EX で 16 ビットアドレス I/O 命令 (IN A,(C)、OUT (C),A) を使用するときを選択します。

S1 上位 8 ビットアドレスデコード

番号	信号	出荷時設定
1	SA15	ON
2	SA14	ON
3	SA13	ON
4	SA12	ON
5	SA11	ON
6	SA10	ON
7	SA09	OFF
8	SA08	OFF

S2 下位 8 ビットアドレスデコード

(最下位 2 ビットはデコードされません)

番号	信号	出荷時設定
1	SA07	OFF
2	SA06	ON
3	SA05	ON
4	SA04	ON
5	SA03	ON
6	SA02	ON
7	未使用	OFF
8	16BITADR	ON

スイッチ ON で論理は 0、OFF で 1 となります。

S2 スイッチ 8 は ON で 16 ビットアドレスデコードモード、OFF で 8 ビットアドレスデコードモードになります。

出荷時は 16 ビットアドレスデコードモードで 0380h~0383h となっています。

設定例

8 ビットアドレスデコード時 (S2 の設定のみ有効)

S2

1	2	3	4	5	6	7	8
OFF	ON	OFF	ON	ON	ON	OFF	OFF

この場合は 2 進表記で 1010 00xx となり、デコードされるアドレスは 0A0h から 0A3h になります。上位 8 ビット (A8 から A15) は任意の値となります。S2 の 1 番は OFF に

してください。

16ビットアドレスデコード時

S1

1	2	3	4	5	6	7	8
OFF	OFF	OFF	OFF	OFF	ON	ON	ON

S2

1	2	3	4	5	6	7	8
OFF	ON	OFF	OFF	ON	ON	OFF	ON

この場合は2進表記で1111 1000 1011 00xx となり、デコードされるアドレスは0F8B0hから0F8B3hになります。S2の8番はONにしてください。

8-2. ジャンパー設定

DC-DCコンバータのケースをGNDに接続する場合ショート

JP1：常時ショート

8-3. ポテンショ調整

AD変換の基準電圧を微調整します。出荷時に較正していますので、特に調整の必要はありません。

参考

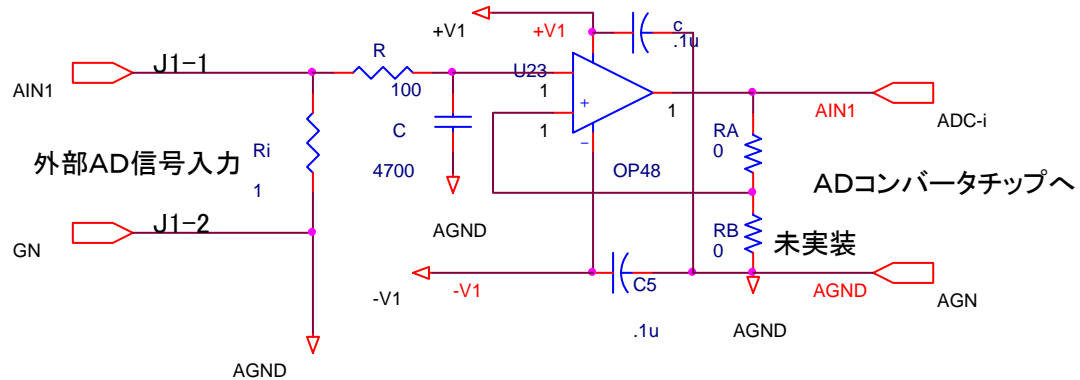
R8：ADC1（基本側）リファレンス電圧調整（CW：高）

R7：ADC2（増設側）リファレンス電圧調整（CW：高）

注）出荷時はユニポーラ（0～5V）で最適に調整されていますがバイポーラで使用される場合はMAX1270の精度内で+V、-V誤差が最小になるよう調整ください。

9. 入出力回路説明

9-1. AD入力回路



各入力端子番号は「第7章 ピンアサイン」を参照ください。

(J1-1: ADC 入力コネクタ”J1”の1番ピン)

ADC 入力部は全てのチャンネルが上図のようになっております。

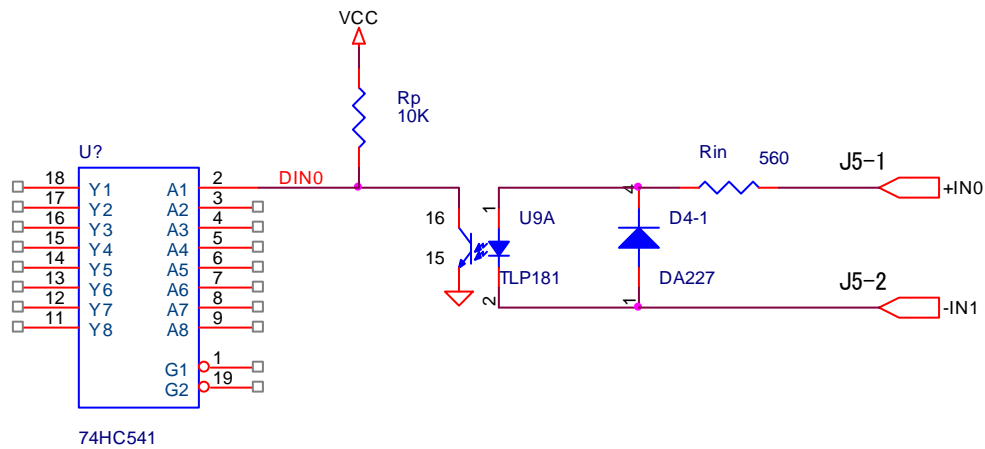
ただし増設オプション無しの場合は8CH~15CHには上記回路部品は実装されてお
りません。出荷時 RA は 0Ω が実装され、RB は未実装となります。

注) ADIN に OP-AMP 出力を直接接続される場合は OP-AMP の許容キャパシタ負荷にご
注意ください (上図 Cf は 4700PF です)。

回路番号表

入力 CH	Rin	Rf	Cf	Ra	Rb
AIN10	RA2 (7)	R77	C64	R69	R70
AIN11	RA2 (8)	R78	C65	R72	R71
AIN12	RA2 (9)	R79	C53	R60	R61
AIN13	RA2 (10)	R80	C54	R63	R62
AIN14	RA2 (2)	R28	C30	R20	R19
AIN15	RA2 (3)	R27	C29	R17	R18
AIN16	RA2 (4)	R26	C19	R12	R11
AIN17	RA2 (5)	R25	C18	R9	R10
AIN20	RA1 (2)	R73	C62	R65	R66
AIN21	RA1 (3)	R74	C63	R68	R67
AIN22	RA1 (4)	R75	C51	R56	R57
AIN23	RA1 (5)	R76	C52	R59	R58
AIN24	RA1 (7)	R32	C32	R24	R23
AIN25	RA1 (8)	R31	C31	R21	R22
AIN26	RA1 (9)	R30	C21	R16	R15
AIN27	RA1 (10)	R29	C20	R13	R14

9-2. アイソレートパラレル入力ポート回路



Rin=560Ω、Rp=10kΩ

各入力端子番号は「第7章 ピンアサイン」を参照ください。

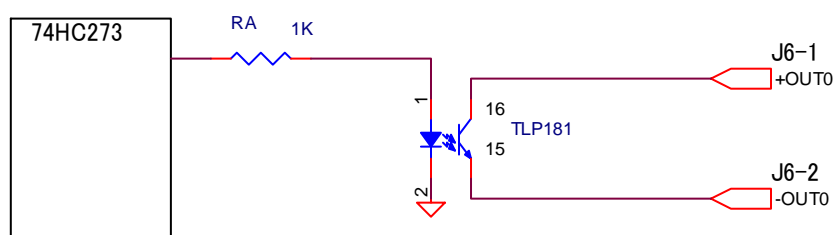
アイソレート入力部は8CHとも上図のようになっております。

各チャンネルの回路番号

入力チャンネル	Rin	Rp
+IN0	R86	R53(5)
+IN1	R85	R53(4)
+IN2	R88	R53(3)
+IN3	R84	R53(2)
+IN4	R87	R53(7)
+IN5	R83	R53(8)
+IN6	R81	R53(9)
+IN7	R82	R53(10)

Rp はモジュール抵抗が実装されております。()内はピン番号です。

9-3. アイソレートパラレル出力ポート回路



RA=1kΩ

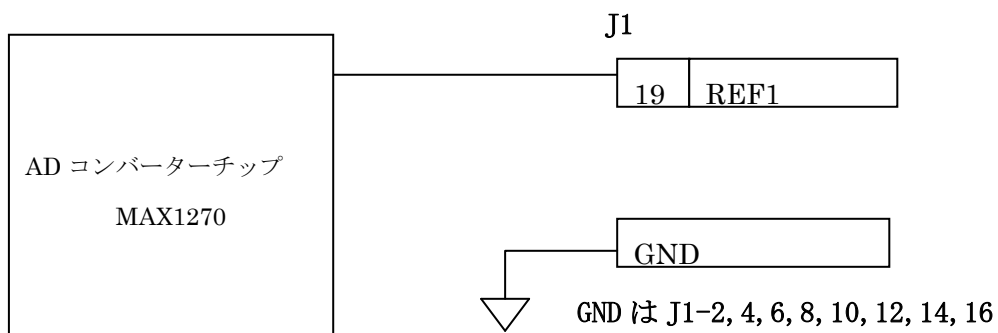
各入力端子番号は「第7章 ピンアサイン」を参照ください。
アイソレート出力部は8CHとも上図のようになっております。

各チャンネルの回路番号

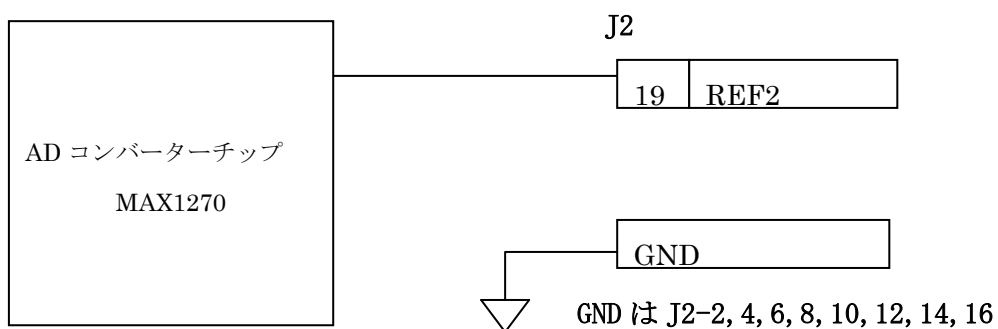
出力チャンネル	RA
+OUT0	R45(16)
+OUT1	R45(15)
+OUT2	R45(14)
+OUT3	R45(13)
+OUT4	R45(12)
+OUT5	R45(11)
+OUT6	R45(10)
+OUT7	R45(9)

RA はモジュール抵抗が実装されております。()内はピン番号です。

9-4. リファレンス出力回路



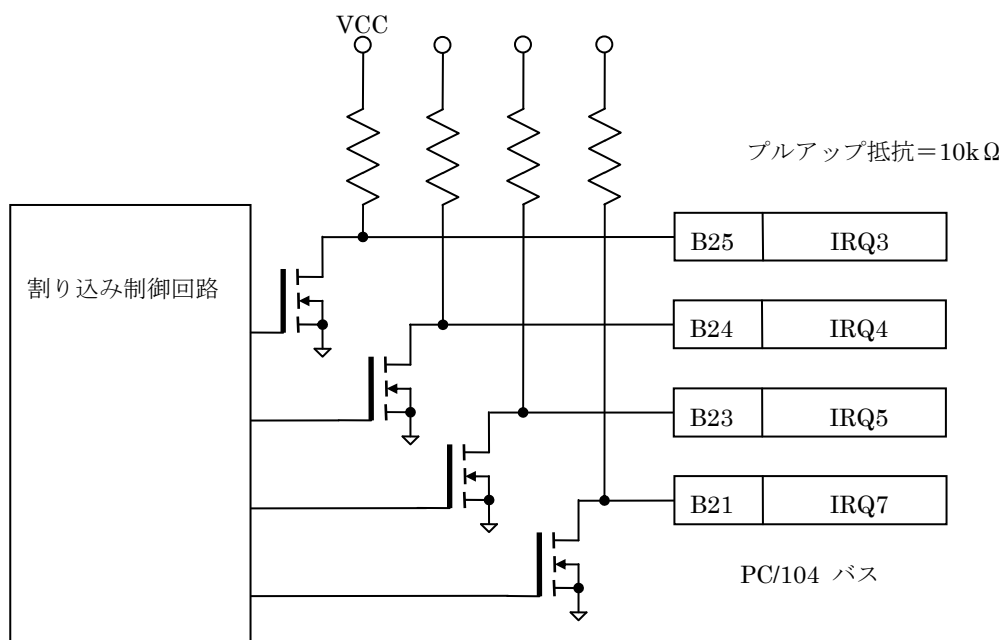
基本チャンネル



増設チャンネル

REF1, 2 には 4.096V が出力されます。リファレンス出力として使用される場合は負荷特性にご注意ください。外部リファレンスを入力される場合はご相談ください。

9-5. 割込出力回路

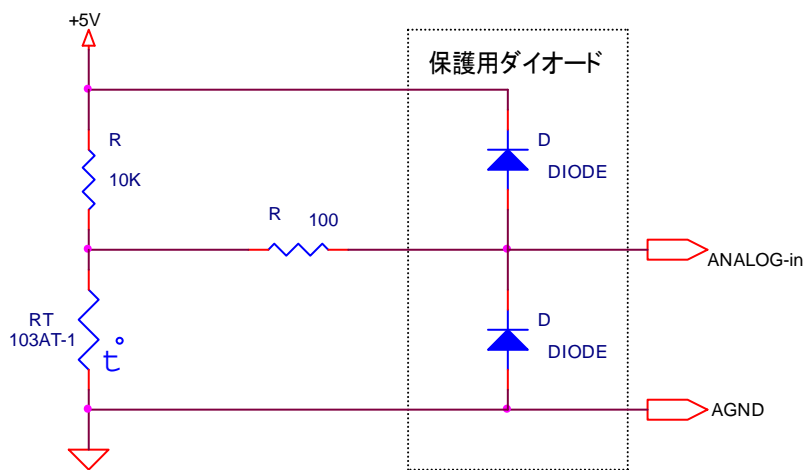


プルアップ抵抗は通常 CPU 側で実装されますので当ボードでは実装されておりません。ただし、抵抗回路を取り付けるパターンは準備されていますので、必要があればご相談下さい。

10. 接続回路例

各入力端子番号は「第9章 ピンアサイン」を参照ください。

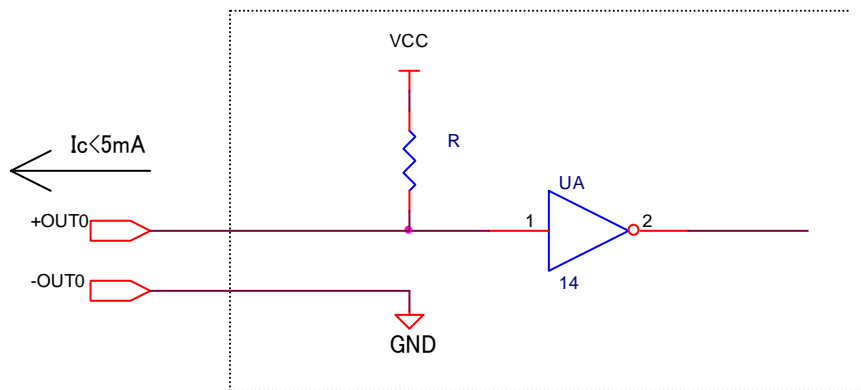
10-1. AD入力回路



103AT-1(石塚電子)サーミスタ入力回路例

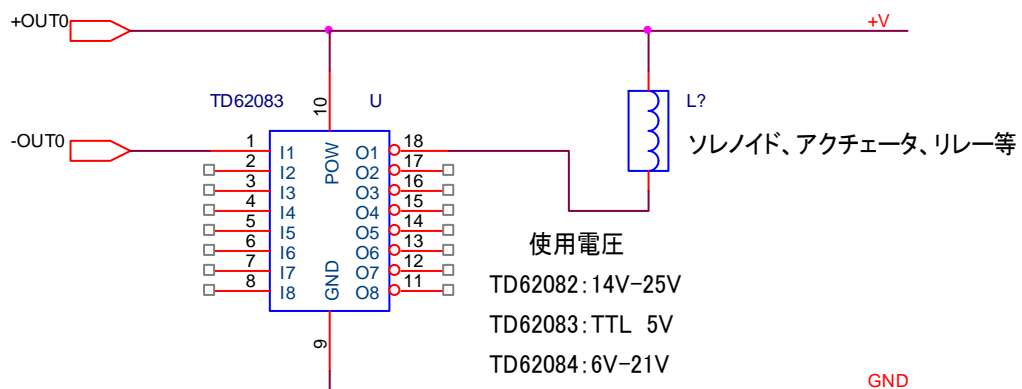
10-2. アイソレートパラレル出力ポート回路

例1: TTL レベル信号に変換



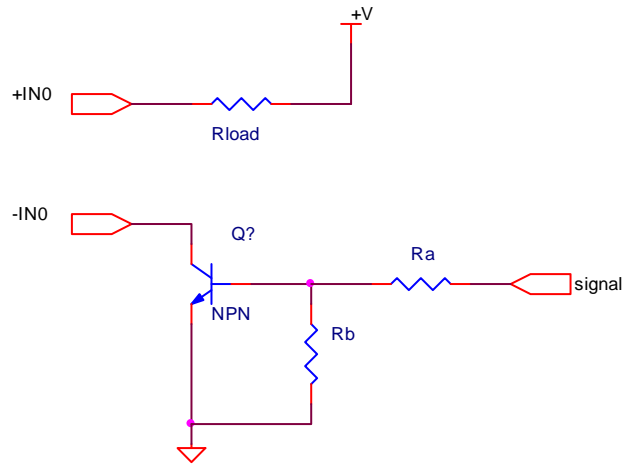
グラウンド電位の異なる装置、ノイズの影響を受けたくない装置と接続する場合

例2: マグネット駆動



10-3. アイソレートパラレル入力ポート回路

例1：オープンコレクタ入力

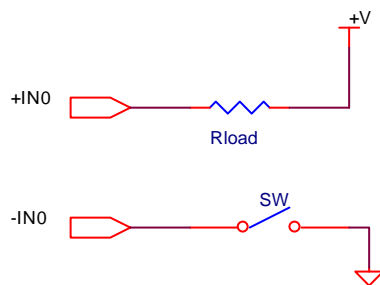


参考値

+V	Rload
5V	1k Ω
12V	3.3k Ω
24V	10k Ω
48V	20k Ω

Signal	Ra	Rb
5V	4.7k Ω	3.3k Ω
12V	10k Ω	3.3k Ω
24V	20k Ω	3.3k Ω
48V	50k Ω	3.3k Ω

例2：接点入力



参考値

+V	Rload
5V	1k Ω
12V	3.3k Ω
24V	10k Ω
48V	20k Ω

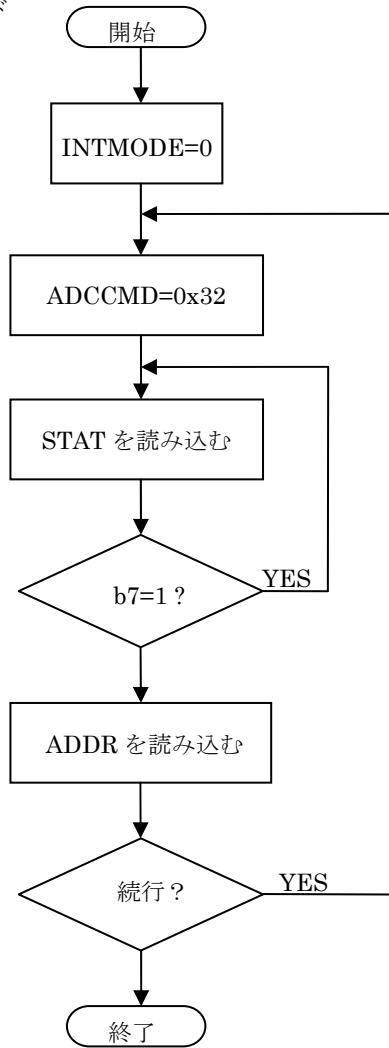
1 1. 変換手順フローチャート

1 1-1. 割り込みを使用しない場合

例：チャンネル2のデータを
バイポーラ、10Vレンジモード
で変換

チャンネル2のデータを
バイポーラ、10Vレンジ
で変換開始

BUSY フラグのチェック



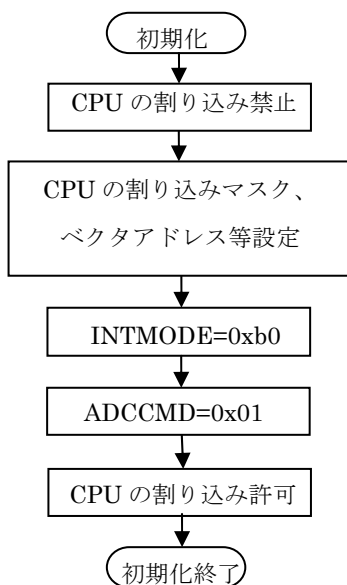
1 1 - 2. 割り込みを使用する場合

例：チャンネル1のデータを
ユニポーラ、5Vレンジモード
で変換
割込ベクタは7を使用

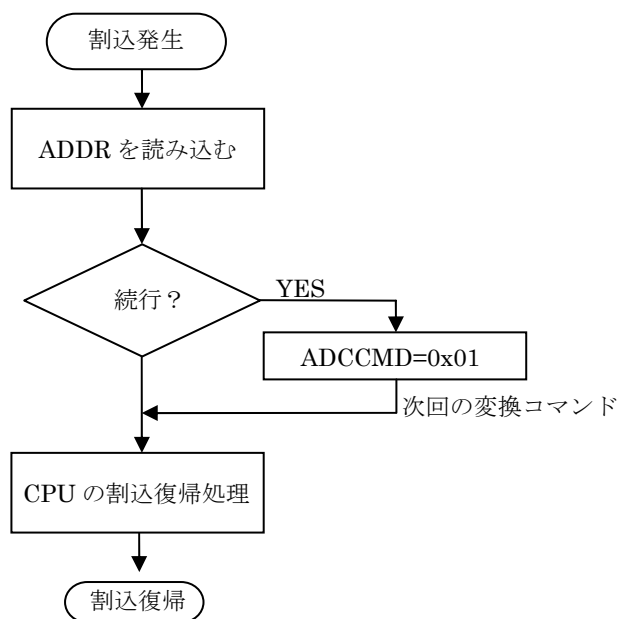
割込初期化

ベクタ=7に設定

チャンネル1のデータを
ユニポーラ、5Vレンジ
で変換開始



割込発生時処理



12. 付録

A. アドレス一覧

オフセット	R/W	レジスタ名	ビット名							
			7	6	5	4	3	2	1	0
0	W	ADCCMD	DIS	—	RNG	BIP	DEV	SEL2	SEL1	SE10
1	W	INTMODE	SWAP	EDGE	ADVCT	ADINT	YPOL	YINT	XPOL	XINT
2	W	LEDCTRL	—	—	LED2	LED1	—	—	—	—
3	W	PO	P07	P06	P05	P04	P03	P02	P01	P00
0	R	ADDR(L)	AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD0
1	R	ADDR(H)	SIGN	SIGN	SIGN	SIGN	AD11	AD10	AD9	AD8
2	R	STAT	BUSY	EOC	LEDS1	LEDS0				OPT
3	R	PI	PI7	PI6	PI5	PI4	PI3	PI2	PI1	PI0

B. AD 変換割込設定表

ビット/名称 割込ベクタ	7	6	5	4
	SWAP	EDGE	ADVCT	ADINT
IRQ3	0	0/1	0	1
IRQ4	0	0/1	1	1
IRQ5	1	0/1	0	1
IRQ7	1	0/1	1	1

C. アイソレートパラレルポート割込設定表

割込ソース 状態遷移 → ベクタ		ビット/名称		ビット7	ビット3	ビット2	ビット1	ビット0
		SWAP	YPOL	YINT	XPOL	XINT		
PI7	PI6							
Low → IRQ7	未使用	0	0	1	—	0		
High → IRQ7	未使用	0	1	1	—	0		
Low → IRQ4	未使用	1	0	1	—	0		
High → IRQ4	未使用	1	1	1	—	0		
未使用	Low → IRQ5	0	—	0	0	1		
未使用	High → IRQ5	0	—	0	1	1		
未使用	Low → IRQ3	1	—	0	0	1		
未使用	High → IRQ3	1	—	0	1	1		
Low → IRQ7	Low → IRQ5	0	0	1	0	1		
Low → IRQ7	High → IRQ5	0	0	1	1	1		
High → IRQ7	Low → IRQ5	0	1	1	0	1		
High → IRQ7	High → IRQ5	0	1	1	1	1		
Low → IRQ4	Low → IRQ3	1	0	1	0	1		
Low → IRQ4	High → IRQ3	1	0	1	1	1		
High → IRQ4	Low → IRQ3	1	1	1	0	1		
High → IRQ4	High → IRQ3	1	1	1	1	1		

D. ピンアサイン
 J7 (PC104 バス信号)

ピン	信号	ピン	信号
A1		B1	GND
A2	SD7	B2	RESET
A3	SD6	B3	+5V
A4	SD5	B4	
A5	SD4	B5	
A6	SD3	B6	
A7	SD2	B7	
A8	SD1	B8	
A9	SD0	B9	
A10		B10	GND
A11	AEN	B11	
A12		B12	
A13		B13	-IOW
A14		B14	-IOR
A15		B15	
A16	SA15	B16	
A17	SA14	B17	
A18	SA13	B18	
A19	SA12	B19	
A20	SA11	B20	
A21	SA10	B21	IRQ7
A22	SA09	B22	
A23	SA08	B23	IRQ5
A24	SA07	B24	IRQ4
A25	SA06	B25	IRQ3
A26	SA05	B26	
A27	SA04	B27	
A28	SA03	B28	
A29	SA02	B29	+5V
A30	SA01	B30	
A31	SA00	B31	GND
A32	GND	B32	GND

J1 : アナログ 1 入力コネクタ (基本側)

ピン	信号	ピン	信号
1	AIN10	2	GND
3	AIN11	4	GND
5	AIN12	6	GND
7	AIN13	8	GND
9	AIN14	10	GND
11	AIN15	12	GND
13	AIN16	14	GND
15	AIN17	16	GND
17		18	+15V (出力)
19	REF1 (NC)	20	-15V (出力)

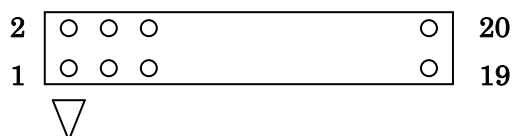
注) REF1 信号はオープンでご使用願います。+15V、-15V を外部で使用される場合は J1,J2 合わせて最大 5mA 以下の負荷でご使用願います。

J2 : アナログ 2 入力コネクタ (増設側)

ピン	信号	ピン	信号
1	AIN20	2	GND
3	AIN21	4	GND
5	AIN22	6	GND
7	AIN23	8	GND
9	AIN24	10	GND
11	AIN25	12	GND
13	AIN26	14	GND
15	AIN27	16	GND
17		18	+15V (出力)
19	REF2 (NC)	20	-15V (出力)

注) REF2 信号はオープンでご使用願います。+15V、-15V を外部で使用される場合は J1,J2 合わせて最大 5mA 以下の負荷でご使用願います。

J1、J2 コネクタピン配置



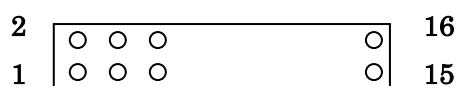
J5 : ポート入力コネクタ

ピン	信号	ピン	信号
1	+IN0	2	-IN0
3	+IN1	4	-IN1
5	+IN2	6	-IN2
7	+IN3	8	-IN3
9	+IN4	10	-IN4
11	+IN5	12	-IN5
13	+IN6	14	-IN6
15	+IN7	16	-IN7

J6 : ポート出力コネクタ

ピン	信号	ピン	信号
1	+OUT0	2	-OUT0
3	+OUT1	4	-OUT1
5	+OUT2	6	-OUT2
7	+OUT3	8	-OUT3
9	+OUT4	10	-OUT4
11	+OUT5	12	-OUT5
13	+OUT6	14	-OUT6
15	+OUT7	16	-OUT7

J5,J6 コネクタピン配置



MPC104-ISOADC12 取扱説明書

株式会社エンベデッドテクノロジー

〒578-0946

大阪府東大阪市瓜生堂3丁目8-13

奥田ビル 2F

TEL : 06-6224-1137

FAX 06-6224-1138

<http://www.mate-tech.co.jp/>