

パラレル・インタフェース・ユニット

μPD71055は、マイクロコンピュータ・システム用のプログラマブルなパラレル・インタフェース・ユニットです。三つのI/Oポートを使って、基本的な入出力ポート動作からハンドシェイクによる高度な入出力動作まで行うことができます。

CMOS構造で作られているため低消費電力となっています。

特 徴

- 3組の8ビットI/Oポート
- プログラマブルな三つの動作モード
- ビット操作命令
- 標準マイクロコンピュータとコンパチブル
- μPD70108-10, 70116-10にノー・ウエイトで接続可能：μPD71055-10
- CMOS
- 単一電源

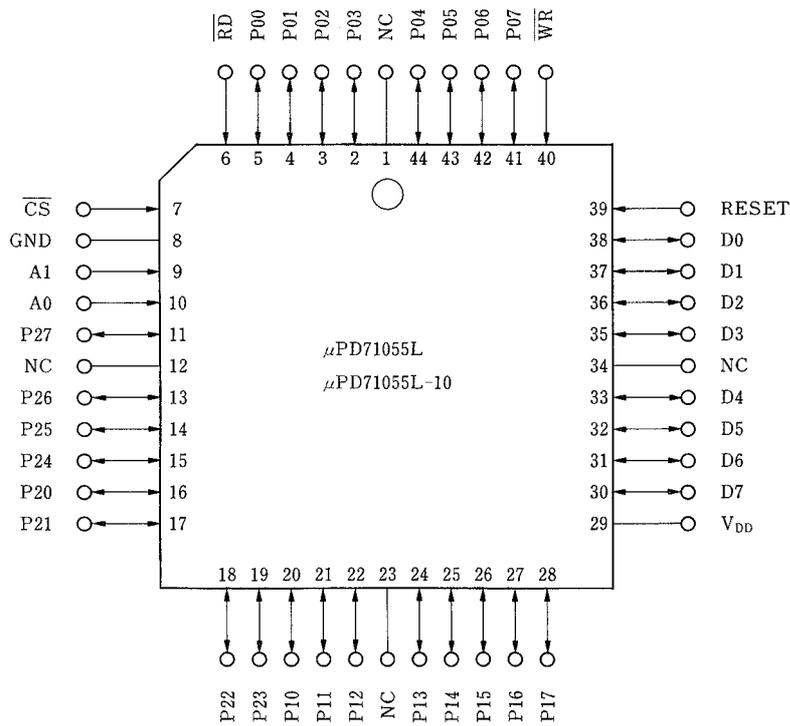
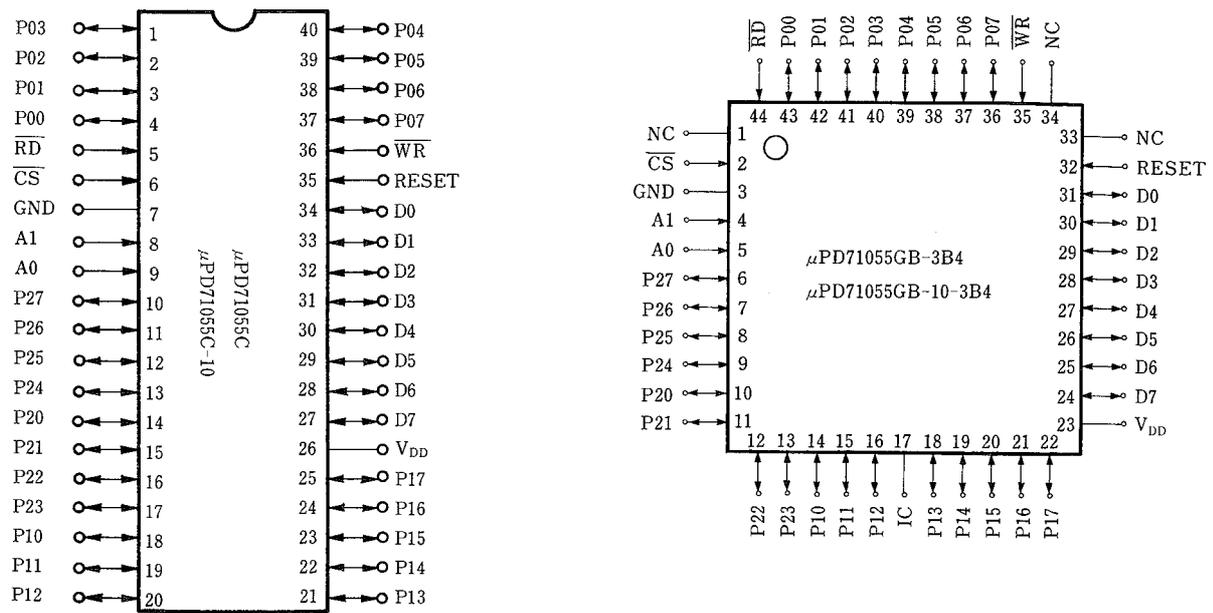
オーダ情報

オーダ名称	パッケージ	読み出し/書き込み 回復時間 [ns]	品質水準
μPD71055C	40ピン・プラスチック DIP (600 mil)	200	標準 (一般電子機器用)
μPD71055C-10	40ピン・プラスチック DIP (600 mil)	150	"
μPD71055GB-3B4	44ピン・プラスチック QFP (□10)	200	"
μPD71055GB-10-3B4	44ピン・プラスチック QFP (□10)	150	"
μPD71055L	44ピン・プラスチック QFJ (□650 mil)	200	"
μPD71055L-10	44ピン・プラスチック QFJ (□650 mil)	150	"

品質水準とその応用分野の詳細については当社発行の資料「NEC 半導体デバイスの品質水準」(IEI-620)をご覧ください。

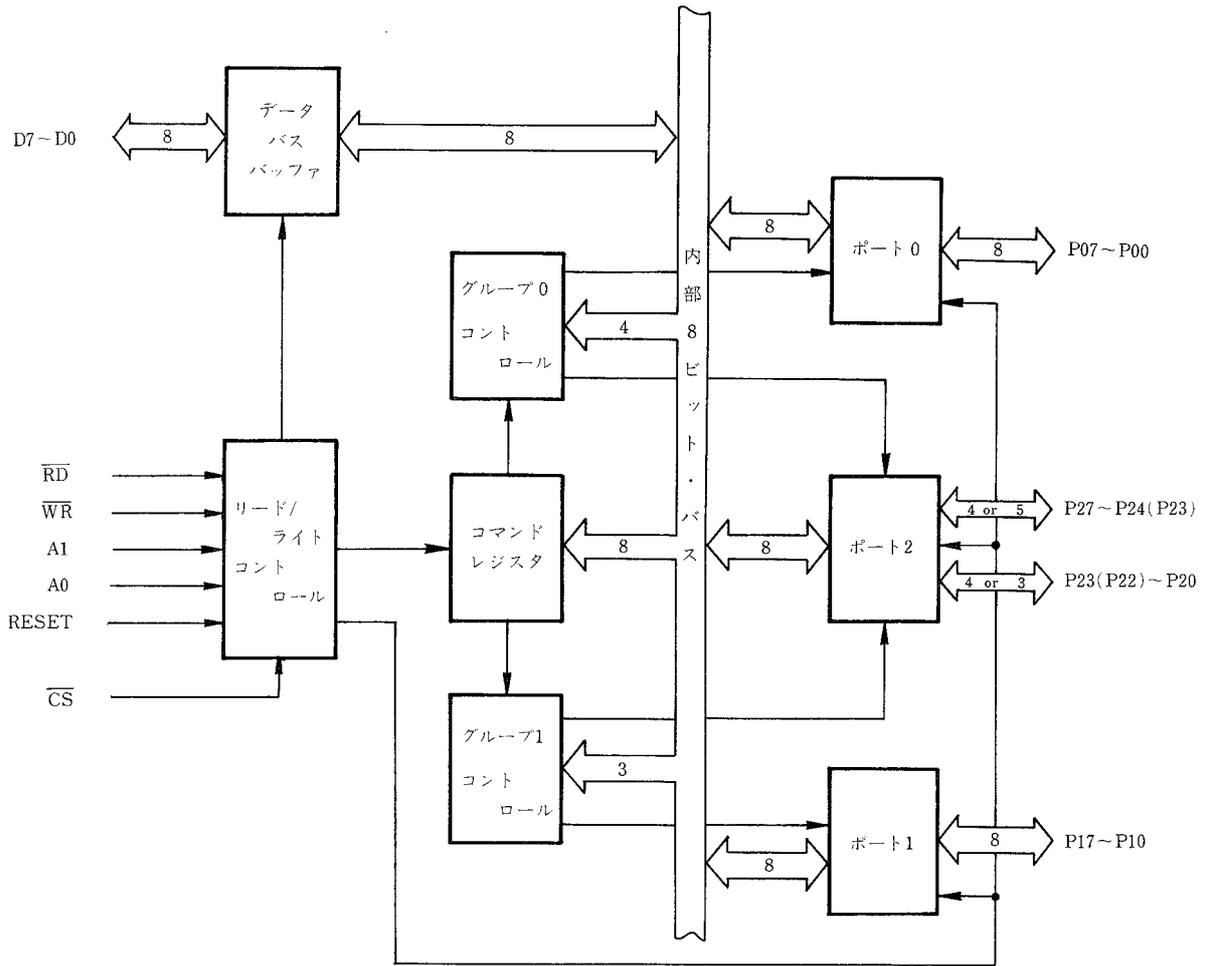
本資料の内容は、後日変更する場合があります。

端子接続図 (Top View)



備考 NC : Non-connection

ブロック図



目 次

1. μ PD71055の端子機能 … 5
2. ブロックの機能 … 6
3. μ PD71055への書き込み, 読み出し … 7
4. μ PD71055のコマンド … 8
 - 4.1 モード選択 … 8
 - 4.2 ビット操作命令 … 9
5. 各モードの動作 … 10
 - 5.1 モード0 … 10
 - 5.2 モード1 … 13
 - 5.3 モード2 … 19
6. 電気的特性 … 25
7. 外形図 … 31
- ★ 8. 半田付け推奨条件 … 34

1. μ PD71055の端子機能

1.1 D7~D0 (Data Bus) …… 3ステート入出力

8ビット・3ステートの双方向データ・バスです。システムのデータ・バスに接続して、データの転送に使われます。 $\overline{CS}=0$ で \overline{RD} または \overline{WR} が0のときアクティブで、それ以外るときハイ・インピーダンスになります。

1.2 \overline{CS} (Chip Select) …… 入力

\overline{CS} は μ PD71055を選択するための信号です。 $\overline{CS}=0$ とすることによって μ PD71055は選択されます。 $\overline{CS}=1$ の場合は非選択となり、データ・バス (D7~D0) はハイ・インピーダンスになります。

1.3 \overline{RD} (Read Strobe) …… 入力

μ PD71055からの読み出し動作を行うときに $\overline{RD}=0$ とします。

1.4 \overline{WR} (Write Strobe) …… 入力

μ PD71055へ書き込み動作を行うときに $\overline{WR}=0$ とします。 \overline{WR} が0から1に立ち上がるときに、データ・バスの内容が μ PD71055に書き込まれます。

1.5 A1, A0 (Address) …… 入力

これらの入力は \overline{RD} または \overline{WR} との組み合わせで三つのポート、またはコマンド・レジスタの選択を行います。通常これらの端子はシステムのアドレス・バスの下位2ビット (A1, A0) に接続します。

1.6 RESET (Reset) …… 入力

RESET端子にハイ・レベルが入力されると、グループ0およびグループ1のポートが共にモード0 (基本入出力ポート・モード) となり、すべてのポートが入力状態に設定されます。

1.7 P07~P00 (Port 0) …… 3ステート入出力

ポート0の入出力端子です。

1.8 P17~P10 (Port 1) …… 3ステート入出力

ポート1の入出力端子です。

1.9 P27~P20 (Port 2) …… 3ステート入出力

ポート2の入出力端子です。

1.10 IC (Internally Connected)

この端子には何も接続しないでください。

2. ブロックの機能

μPD71055はマイクロコンピュータ・システムと、周辺装置との間のパラレル・インタフェースとして使用します。マイクロコンピュータ・システムのプログラムによって制御できるので、外部のロジック回路は最小限ですみます。μPD71055はデータ・バス・バッファ、リード/ライト・コントロール、コマンド・レジスタ、グループ・コントロール、入出力ポートの五つのブロックから構成されています。

2.1 データ・バス・バッファ

8ビット・3ステートの双方向性バッファで、μPD71055とシステム・データ・バスの間のインタフェースとして働きます。CPUがμPD71055に対してIN、OUT命令を実行すると、データはこのバッファを通して送受されます。

2.2 リード/ライト・コントロール

このブロックは、システム・バスからの入力情報を解析して、データ・バス・バッファのデータ方向の制御や、コマンド・レジスタ、三つのポートの制御を行います。

2.3 コマンド・レジスタ

コマンド・ワードがCPUから送られるとこのレジスタに書き込まれます。そして、コマンドに応じてグループ0コントロール、グループ1コントロールのどちらか、または両方に制御信号を送ります。このレジスタを読み出すことはできません。

2.4 グループ0コントロール、グループ1コントロール

グループ0、グループ1の各ポートの動作をそのグループのモードに従ってコントロールします。

2.5 ポート0, 1, 2

μPD71055は8ビットの入出力ポートを3個持っており、それぞれポート0、ポート1、ポート2と呼ばれます。これらのポートは二つのグループに分けられています。ポート0とポート2の上位はグループ0、ポート1とポート2の下位はグループ1で、これらのグループごとにモード指定されます。ポート2ではビット操作命令が用意されており、ビットごとにセット、リセットできます。

3. μPD71055への書き込み, 読み出し

μPD71055をアクセスするときには $\overline{CS}=0$ として, 書き込みのときには \overline{WR} , 読み出しのときには \overline{RD} を0にします。そしてA1, A0でポート又はコマンド・レジスタを指定するようにI/Oポートを選択します。

コマンド・レジスタを指定して書き込んだデータはコマンド・ワードと見なされます。

図 3 - 1 μPD71055へのアクセス

\overline{CS}	\overline{RD}	\overline{WR}	A1	A0	動 作	CPU 動作
0	0	1	0	0	ポート 0 → データ・バス	入 力
0	0	1	0	1	ポート 1 → データ・バス	入 力
0	0	1	1	0	ポート 2 → データ・バス	入 力
0	0	1	1	1	禁 止	
0	0	0	×	×		
0	1	0	0	0	データ・バス → ポート 0	出 力
0	1	0	0	1	データ・バス → ポート 1	出 力
0	1	0	1	0	データ・バス → ポート 2	出 力
0	1	0	1	1	データ・バス → コマンド・レジスタ	出 力
0	1	1	×	×	データ・バス：ハイ・インピーダンス	
1	×	×	×	×		

注意：×印は0または1を示します。

4. μPD71055のコマンド

μPD71055にはμPD71055自身を制御するためのコマンドが2種類あります。一つはグループ0、グループ1の動作を決定するためのモード選択コマンドで、もう一つは、ポート2の内容をビットごとにセット、リセットするためのビット操作命令です。どちらのコマンドも8ビットのコマンド・ワードの書き込みによって行います。

4.1 モード選択

μPD71055には次の三つの動作モードがあります。これらのモードはグループごとに設定できますが、モード2はグループ0だけが可能です。

(1)モード0

基本的な入出力ポートとして動作します。

(2)モード1

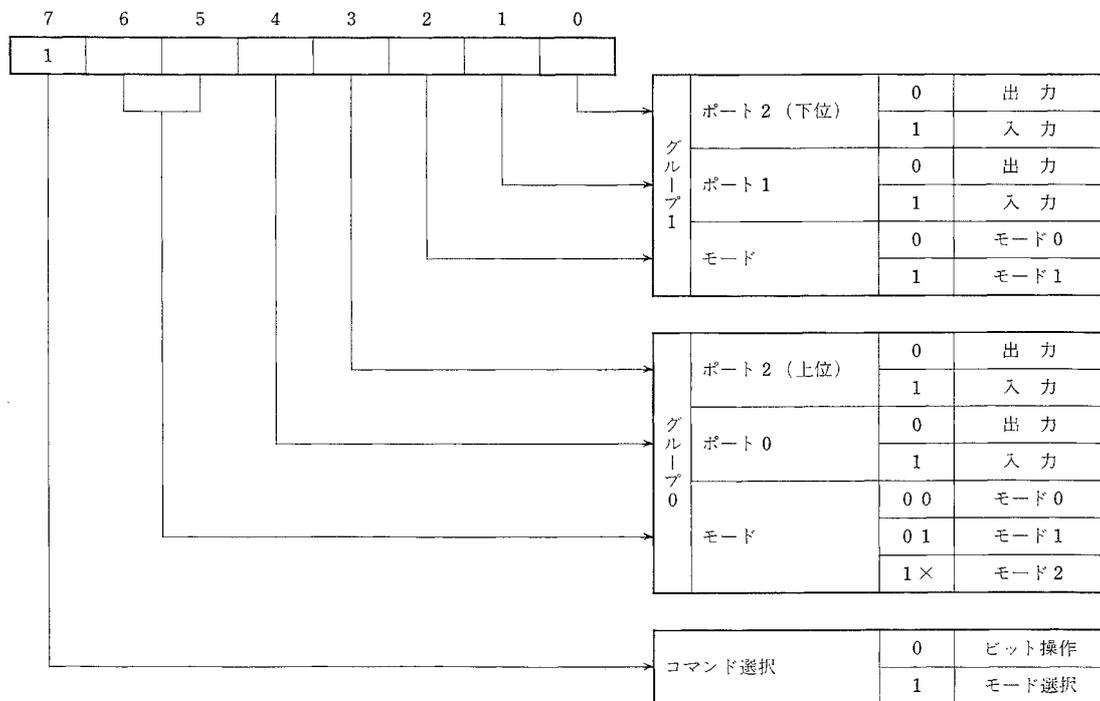
コントロール信号、ステータス信号（ポート2の3ビット）による制御を伴う入出力ポートとして動作します。

(3)モード2

グループ0で使えるこのモードは、ポート2の上位5ビットで構成されるコントロール信号、ステータス信号を用いて、ポート0を双方向に使用できる入出力ポートとして動作します。

モード指定をする場合は、コマンド・ワードのビット7を1にして、図4-1に示してあるように各ビットを設定してコマンド・レジスタ（A1A0=11）に書き込みます。

図4-1 モード選択コマンド・ワード

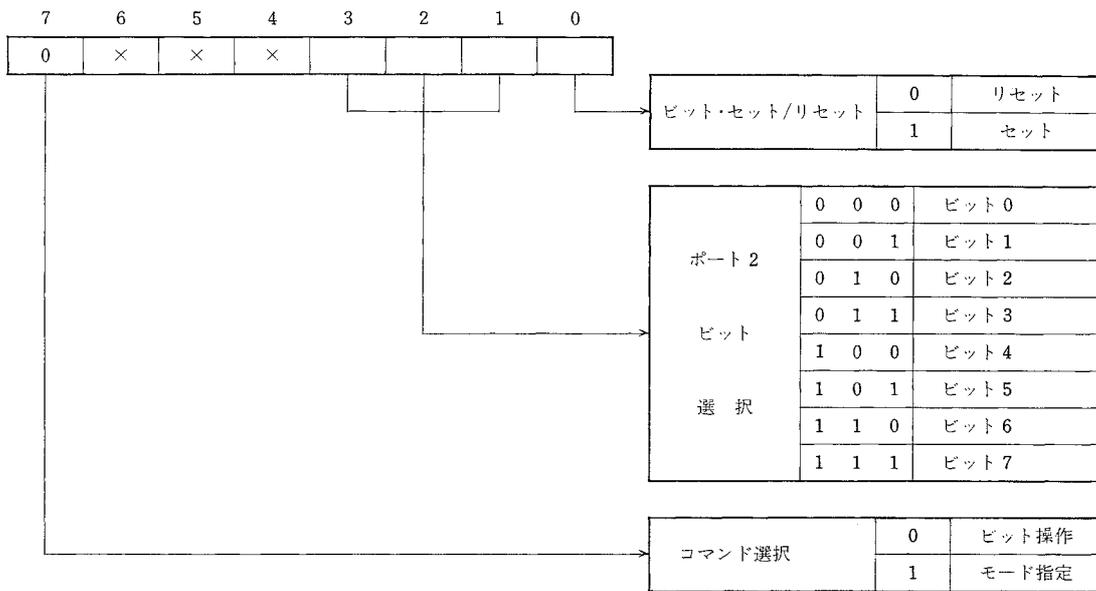


4.2 ビット操作命令

この命令によってポート2の任意の1ビットをセット、リセットできます。特に、モード1、モード2ではポート2はコントロール信号、ステータス信号として使われていますので、この命令によって割り込みの許可、禁止などをCPUからコントロールすることが可能になります。また、ポート2への直接書き込み(A1A0=10)はモード0のときにのみ可能なので、モード1のときの2ビットとか1ビットの出力のときには、このビット操作命令を使って出力値を書き込みます。

この命令を行うには、コマンド・ワードのビット7を0にして、図4-2に示してあるように各ビットを設定してコマンド・レジスタ(A1A0=11)に書き込みます。

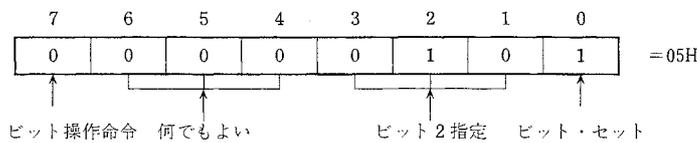
図4-2 ビット操作コマンド・ワード



例えば、ポート2のビット2を1にするには、コマンド・ワードは次のようにして、05Hとなります。

図4-3 ビット操作命令例

ポート2のビット2を1にする。



注意：μPD71055をリセットしたとき、またはモード選択を行ったときはすべてのポートのビットがクリアされます。

5. 各モードの動作

μPD71055では使用する目的に合わせて、各グループごとにモードを設定します。可能なモードの組み合わせは次の6通りです。

- (1) グループ0：モード0，グループ1：モード0
- (2) グループ0：モード0，グループ1：モード1
- (3) グループ0：モード1，グループ1：モード0
- (4) グループ0：モード1，グループ1：モード1
- (5) グループ0：モード2，グループ1：モード0
- (6) グループ0：モード2，グループ1：モード1

各モード説明中に出てくる \overline{RD} 、 \overline{WR} はそこで注目しているポートへ対しての \overline{RD} 、 \overline{WD} であり、他のポートへの \overline{RD} 、 \overline{WR} は関係ありません。

特に数字0～2が付いているときはその番号のポートに対しての信号です。

5.1 モード0

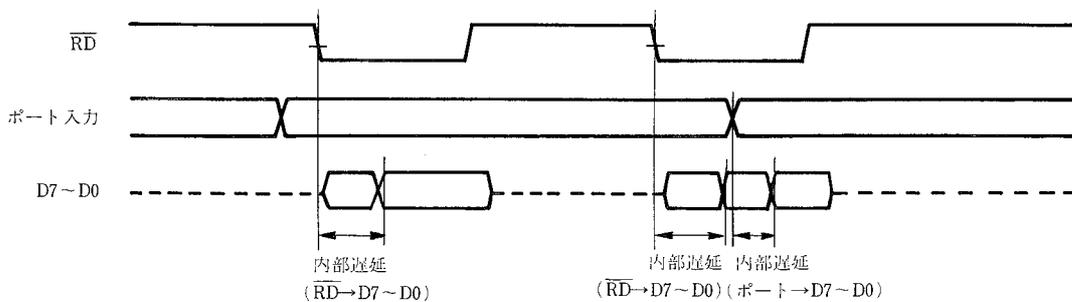
このモードでは基本的な入出力ポートとして動作します。この場合、モード0になっている各ポートはバッファ入力、ラッチ出力動作をします。

CPUからのコマンド・ワードによってポート0、ポート1、ポート2の上位4ビット、ポート2の下位4ビットはそれぞれ独立に入力/出力の設定が出来ます。

(1) 入力ポートに指定したときの動作

入力ポートに設定されたポートは \overline{RD} 信号がロウ・レベルの間ポートにデータを取り込み、A1A0信号によって選択されたポートのデータがデータ・バスに出力されます。

図5-1 モード0入力タイミング

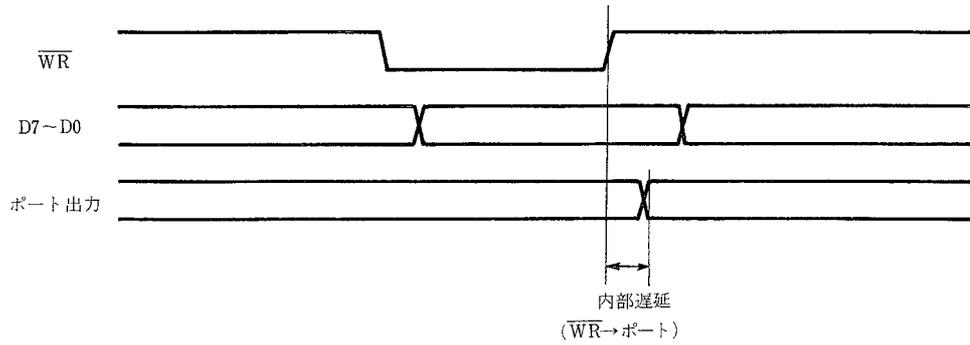


(2) 出力ポートに指定したときの動作

出力ポートに指定されているポートは出力値をラッチしていつもポート端子に出力しています。 \overline{WR} 信号をロウ・レベルにしてCPUが新しいデータをμPD71055に送れば、A1A0信号によって選択されたポートに \overline{WR} 信号の立ち上がり時にそのデータがラッチされ、ポート端子に出力されます。

モード設定直後はロウ・レベルを出力します。

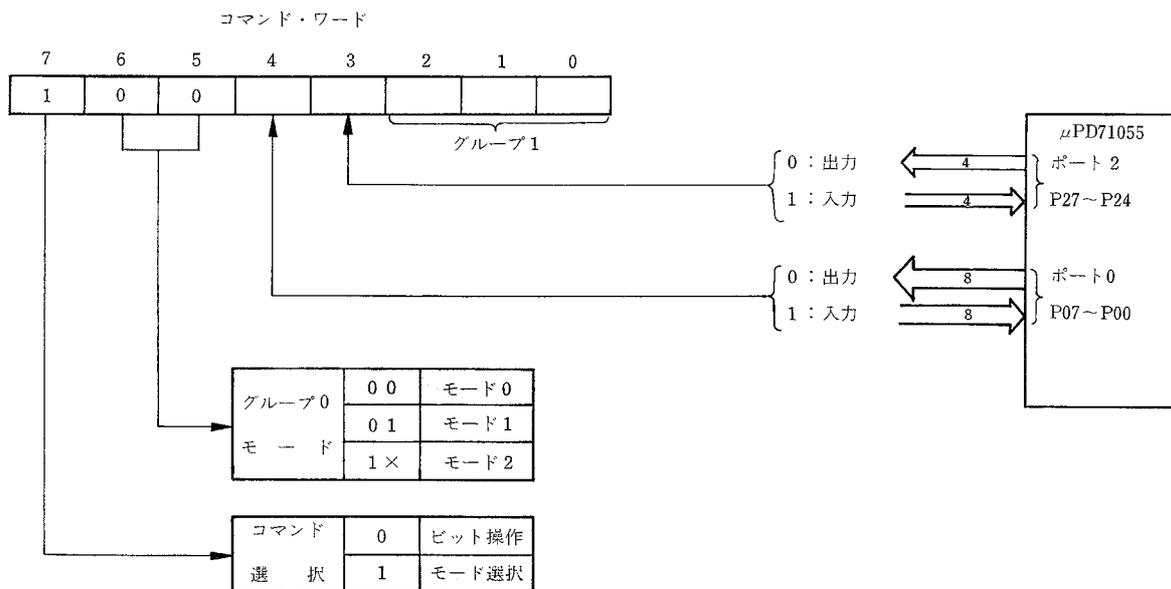
図 5-2 モード 0 出力タイミング



出力ポートに指定されているポートを読み出せば、出力している値が得られます。

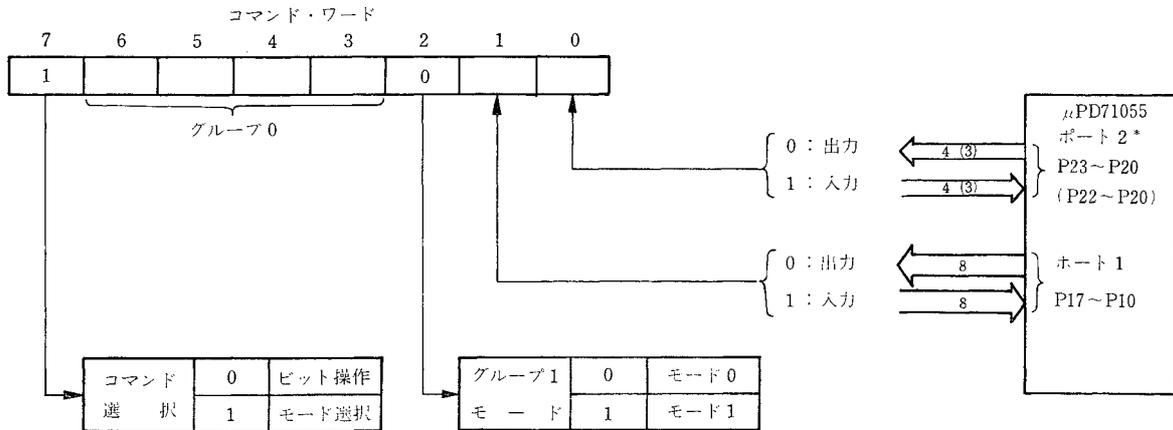
(3) グループ 0 のモード 0

図 5-3 グループ 0・モード 0



(4) グループ1のモード0

図5-4 グループ1・モード0



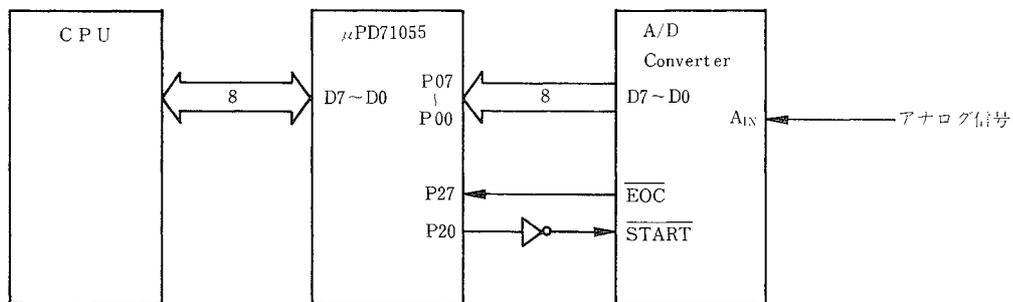
*: グループ0がモード0以外の場合にはグループ1が使えるポート2のビットはP22~P20の3ビットになります。

(5) モード0使用例

A/D変換器を接続する簡単な例です。

グループ0, グループ1を共にモード0とし, ポート2で, 変換スタート, 変換終了検知を行っています。

図5-5 A/D変換接続例



下のプログラムはA/D変換器から変換データを受け取るサブルーチンです。

```

READ・A/D: MOV     AL, 10011000B
            OUT     CTRLPORT, AL
            MOV     AL, 00000001B
            OUT     CTRLPORT, AL
            MOV     AL, 00000000B
            OUT     CTRLPORT, AL
WAIT・EOC: IN      AL, PORT 2
            TEST1   AL, 7
            BNZ     WAIT・EOC
            IN      AL, PORT 0
            RET
    
```

μPD71055モード指定

- グループ0, グループ1…モード0
- ポート0, ポート2上位…入力
- ポート1, ポート2下位…出力

変換スタート

START

変換終了待ちループ

EOC

変換終了

A/D変換値読み出し

5.2 モード1

このモードでは、データの入出力制御としてコントロール信号、ステータス信号を用いた動作をします。グループ0ではポート0がデータ・ポート（データを入出力するポート）となり、ポート2の上位ビットがコントロール/ステータス信号に使われます。グループ1ではポート1がデータ・ポートとなり、ポート2の下位3ビットがコントロール/ステータス信号に使われます。

モード1では、ポート2への書き込みはビット操作命令で行います。

表5-1 モード1でのポート2の機能

	ビット	データ入力ポート時	データ出力ポート時
グループ1	P20	INT1 (INTerrupt request)	INT1 (INTerrupt request)
	P21	IBF1 (Input Buffer Full F/F)	$\overline{\text{OBF}}1$ (Output Buffer Full F/F)
	P22	$\overline{\text{STB}}1$ (STroBe input) RIE1 (Read Interrupt Enable flag)	$\overline{\text{DAK}}1$ (Data AcKnowledge input) WIE1 (Write Interrupt Enable flag)
	P23*	入出力	入出力
グループ0	P23	INT0 (INTerrupt request)	INT0 (INTerrupt request)
	P24	$\overline{\text{STB}}0$ (STroBe input) RIE0 (Read Interrupt Enable flag)	入出力
	P25	IBF0 (Input Buffer Full F/F)	入出力
	P26	入出力	$\overline{\text{DAK}}0$ (Data AcKnowledge input) WIE0 (Write Interrupt Enable flag)
	P27	入出力	$\overline{\text{OBF}}0$ (Output Buffer Full F/F)

* : グループ0がモード0のときにのみ使用できます。それ以外ではP23はグループ0に属します。

(1)データ・ポートを入力に指定したときの動作

データ・ポート（グループ0ならポート0，グループ1ならポート1）を入力ポートに指定すると，データ・ポートは入力ポートとなり，コントロール/ステータス・ポート（ポート2）は次のように定義されます。

① \overline{STB} (Strobe Input)……入力 [$\overline{STB0} \rightarrow P24, \overline{STB1} \rightarrow P22$]

この入力をロウ・レベルにすると，周辺からデータ・ポートに送られている信号をデータ・ポートがラッチします。

② IBF (Input Buffer Full F/F)……出力 [$IBF0 \rightarrow P25, IBF1 \rightarrow P21$]

この出力がハイ・レベルのときは入力バッファが満たされていることを意味し，周辺に対してデータの転送禁止を知らせます。この信号は \overline{STB} の立ち下がり（ハイ・レベルとなり， $\overline{STB}=1$ のときの \overline{RD} の立ち上がり（CPUの読み出し終了時）でロウ・レベルになります。モード設定直後の初期値はロウ・レベルです。

③ INT (Interrupt Request)……出力 [$INT0 \rightarrow P23, INT1 \rightarrow P20$]

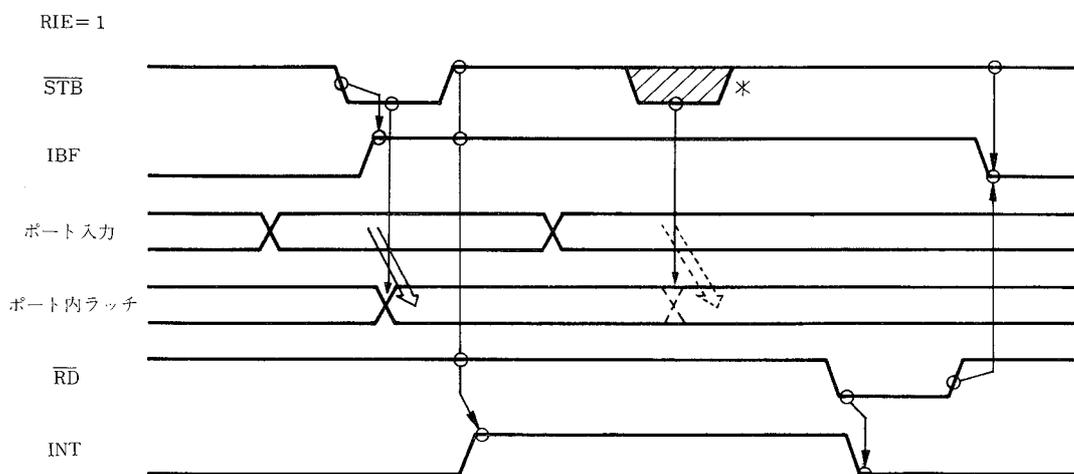
この出力は周辺からのデータが入力ポートにラッチされたときにハイ・レベルとなり，CPUに対するデータ読み出し要求割り込み信号として働きます。INTはRIE (Read Interrupt Enable Flag) = 1で， \overline{STB} , IBF, \overline{RD} の三つの信号がすべてハイ・レベルのときにハイ・レベルとなり， \overline{RD} の立ち下がり（ロウ・レベル）になります。モード設定直後の初期値はロウ・レベルです。

④ RIE (Read Interrupt Enable flag) [$RIE0 \rightarrow P24, RIE1 \rightarrow P22$]

CPUに対するデータ読み出し要求割り込みの許可フラグで，このビットをビット操作命令で1にすることによって割り込み許可，0にすることにより割り込み禁止にします。

RIEを書き換えても同じビットに割り当てられている \overline{STB} の機能には影響を与えません。

図5-6 モード1入力タイミング



*：斜線部のように IBF 信号がロウ・レベルになる前に \overline{STB} がロウ・レベルになるとポート内ラッチが変化してしまいますので， \overline{STB} は IBF がロウ・レベルになるまではハイ・レベルに保たなければなりません。

モード1の入力ポート指定状態でポート2を読み出せば，IBF，INT，RIEのステータスが得られます。

(2)データ・ポートを出力に指定したときの動作

データ・ポート（グループ0ならポート0，グループ1ならポート1）を出力ポートに指定すると，データ・ポートは出力ポート(モード設定直後はロウ・レベルを出力)となり，コントロール/ステータス・ポート(ポート2)は次のように定義されます。

① $\overline{\text{OBF}}$ (Output Buffer Full F/F)……出力 [$\overline{\text{OBF0}} \rightarrow \text{P27}$, $\overline{\text{OBF1}} \rightarrow \text{P21}$]

この信号はCPUからのデータを受け出力ポートにラッチされたときにロウ・レベルとなり，周辺に対してのデータ受け取り要求として働きます。 $\overline{\text{OBF}}$ は $\overline{\text{DAK}} = 1$ のときの $\overline{\text{WR}}$ の立ち上がり（CPUの書き込み終了時）でロウ・レベルになり，周辺がμPD71055からデータを受け取ったときの $\overline{\text{DAK}}$ の立ち下がり（ハイ・レベルになります。モード設定直後の初期値はハイ・レベルです。

② $\overline{\text{DAK}}$ (Data Acknowledge input)……入力 [$\overline{\text{DAK0}} \rightarrow \text{P26}$, $\overline{\text{DAK1}} \rightarrow \text{P22}$]

この入力は周辺が出力ポートのデータを受けとったということをμPD71055に知らせる信号です。データを受け取ったときにロウ・レベルの信号を出すように周辺を設計します。

③ INT (Interrupt Request)……出力 [$\text{INT0} \rightarrow \text{P23}$, $\text{INT1} \rightarrow \text{P20}$]

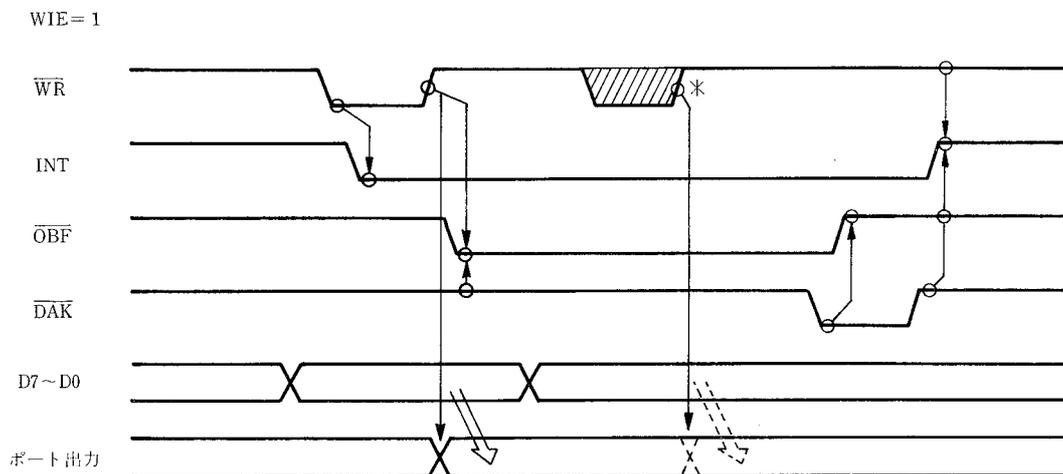
この出力は周辺がμPD71055からのデータを受け取ったときにハイ・レベルとなり，CPUに対する次のデータの書き込み要求割り込み信号として働きます。INTはWIE(Write Interrupt Enable Flag)=1で， $\overline{\text{WR}}$ ， $\overline{\text{OBF}}$ ， $\overline{\text{DAK}}$ の三つの信号がすべてハイ・レベルのときにハイ・レベルとなり， $\overline{\text{WR}}$ の立ち下がり（ロウ・レベルになります。モード設定直後の初期値はロウ・レベルです。

④ WIE (Write Interrupt Enable Flag) [$\text{WIE0} \rightarrow \text{P26}$, $\text{WIE1} \rightarrow \text{P22}$]

CPUに対するデータ書き込み要求割り込みの許可フラグで，このビットをビット操作命令で1にすることによって割り込み許可，0にすることにより割り込み禁止にします。

WIEを書き換えても同じビットに割り当てられている $\overline{\text{DAK}}$ の機能には影響を与えません。

図5-7 モード1 出力タイミング



*：斜線図のように $\overline{\text{OBF}}$ 信号がハイ・レベルになる前にCPUから書き込みを行うとポート出力が変化してしまいますので， $\overline{\text{OBF}}$ がロウ・レベルの間は書き込みはさけて下さい。

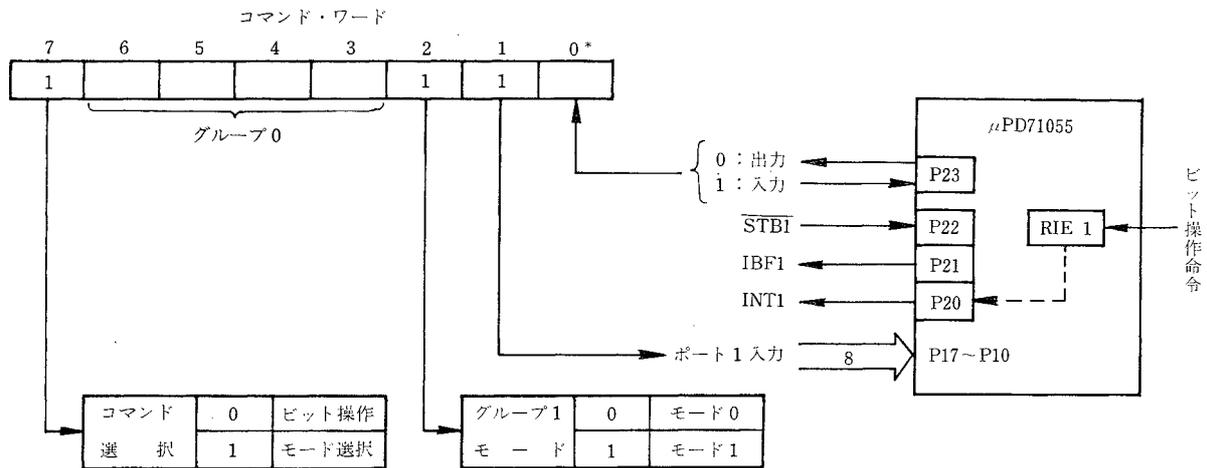
モード1の出力ポート指定状態でポート2を読み出せば， $\overline{\text{OBF}}$ ，INT，WIEのステータスが得られます。

(4) グループ1のモード1

グループ1をモード1で使用すると、ポート2の下位4ビットがグループ1となり、そのうちの3ビットがコントロール/ステータスに使用され、残りの1ビットがユーザの入出力に使用できます。この1ビットを出力するときはビット操作命令を用います。

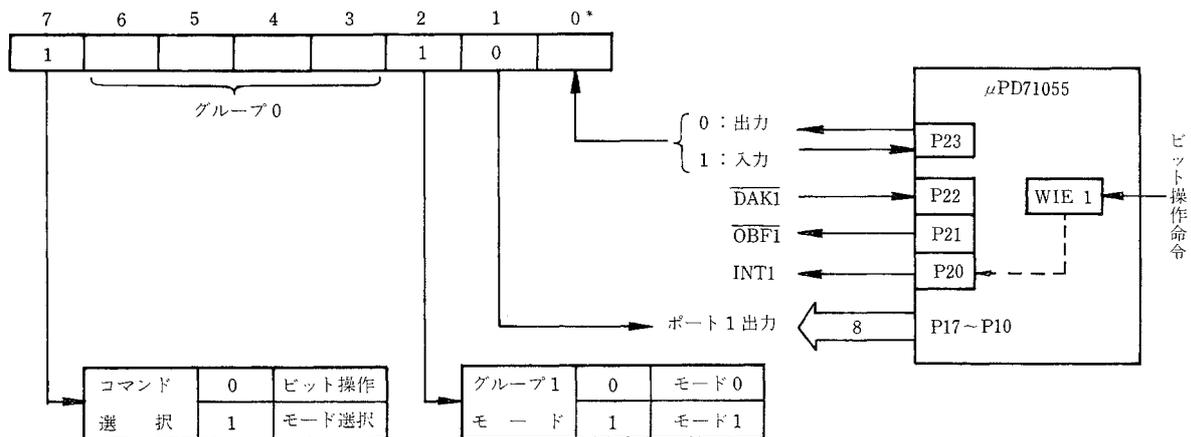
①データ・ポート（ポート1）を入力とする場合

図5-10 グループ1・モード1入力



②データ・ポート（ポート1）を出力とする場合

図5-11 グループ1・モード1出力

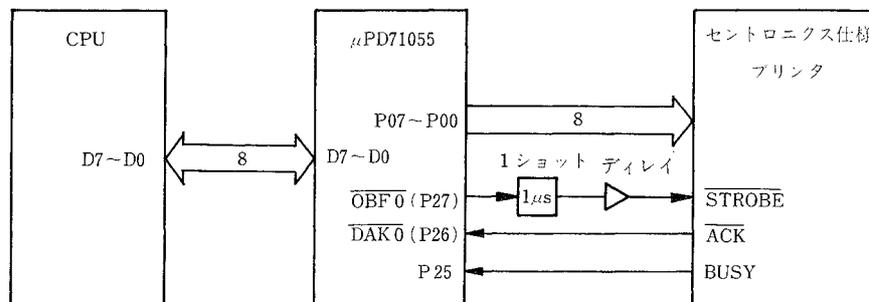


*: P23はグループ0がモード0のときだけグループ1に属します。グループ0がモード0以外ではP23はグループ0に属します。

(5) モード1 使用例

セントロニクス・インタフェースを持つプリンタとの簡単な接続例です。グループ0をモード1として使います。グループ1はどのモードでもいいのですが、ここではモード0としています。

図 5-12 プリンタとの接続例



下のプログラムはプリンタに文字列を送るサブルーチンです。

```

INIT:    MOV     AL, 10101000B    } μPD71055モード指定
        OUT     CTRLPORT, AL    }   ○グループ0……モード1
        RET                                }   ○ポート0……出力
        RET                                }   ○ポート2上位…入力
SENDPRN: MOV     BW, OFFSET DATA } 出力データ・アドレス
PRNLOOP: MOV     AL, [BW]
        CMP     AL, 0FFH        } データがFFHなら終了
        BNZ     WAIT
        RET
WAIT:    IN      AL, PORT 2
        TEST1   AL, 7           } 出力バッファが空になるまで待つ
        BZ      WAIT
        TEST1   AL, 5           } プリンタがデータ受信可能まで待つ
        BNZ     WAIT
        MOV     AL, [BW]        } データをプリンタに送る
        OUT     PORT0, AL
        INC     BW
        BR      PRNLOOP
    
```

5.3 モード 2

このモードはグループ 0 のみが可能で、ポート 0 がコントロール/ステータス信号(ポート 2 上位 5 ビット)の制御によって入力、出力の双方向の 8 ビット・データ・ポートとして使用され、モード 1 の入力ポート動作、出力ポート動作を合わせたような動作をします。

表 5-2 グループ 0 ・モード 2 でのポート 2 の機能

ビット	機 能
P23	INT0 (INTerrupt request)
P24	$\overline{\text{STB0}}$ (STroBe input) RIE0 (Read Interrupt Enable flag)
P25	IBF0 (Input Buffer Full F/F)
P26	$\overline{\text{DAK0}}$ (Data AcKnowledge input) WIE0 (Write Interrupt Enable flag)
P27	$\overline{\text{OBF0}}$ (Output Buffer Full F/F)

$\overline{\text{DAK0}}$ と $\overline{\text{STB0}}$ の信号でポート 0 の入力状態、出力状態を切り換えながら、CPUから周辺へ、周辺からCPUへとデータを双方向へ送ることができます。

モード 2 ではポート 2 への書き込みはビット操作命令で行います。

(1)コントロール/ステータス・ポートの動作

○ポート 0 が出力動作時に使用する信号

① $\overline{\text{OBF0}}$ (Output Buffer Full F/F)……出力 [P27]

この信号はμPD71055がCPUからのデータを受け取り、ポート 0 の出力バッファにラッチしたときにロウ・レベルになり、周辺に対してのデータ受け取り要求信号として働きます。 $\overline{\text{OBF0}}$ はCPUのデータ書き込みの終了である $\overline{\text{WR0}}$ の立ち上がりでロウ・レベルとなり、周辺がポート 0 からの出力データを受け取ったという意味の $\overline{\text{DAK0}}$ 信号の立ち下がりです。モード設定直後の初期値はハイ・レベルです。

② $\overline{\text{DAK0}}$ (Data AcKnowledge input)……入力 [P26]

この入力をロウ・レベルにするとポート 0 の 3 ステート出力バッファが出力状態となります。この信号は周辺がμPD71055の $\overline{\text{OBF0}}$ に対応して、ポート 0 からデータを受けるときにロウ・レベルになるようにします。

③WIE0 (Write Interrupt Enable Flag) [P26]

CPUに対するデータ書き込み要求割り込みの許可フラグで、このビットをビット操作命令で 1 にすることによって割り込み許可、0 にすることにより割り込み禁止にします。

WIE0 を書き換えても同じビットに割り当てられている $\overline{\text{DAK0}}$ の機能には影響を与えません。

○ポート 0 が入力動作時に使用する信号

④ $\overline{STB0}$ (Strobe Input)……入力 [P24]

この入力をロウ・レベルにすると、周辺からポート 0 に送られている信号をポート 0 がラッチします。

⑤ IBF0 (Input Buffer Full F/F)……出力 [P25]

この出力がハイ・レベルのときは入力バッファが満たされていることを意味し、周辺に対してデータの転送禁止を知らせます。この信号は $\overline{STB0}$ の立ち下がりでハイ・レベルとなり、 $\overline{STB0} = 1$ のときの $\overline{RD0}$ の立ち上がり (CPU の読み出し終了時) でロウ・レベルになります。モード設定直後の初期値はロウ・レベルです。

⑥ RIE0 (Raed Interrupt Enable Flag) [P24]

CPU に対するデータ読み出し要求割り込みの許可フラグで、このビットをビット操作命令で 1 にすることによって割り込み許可、0 にすることにより割り込み禁止にします。

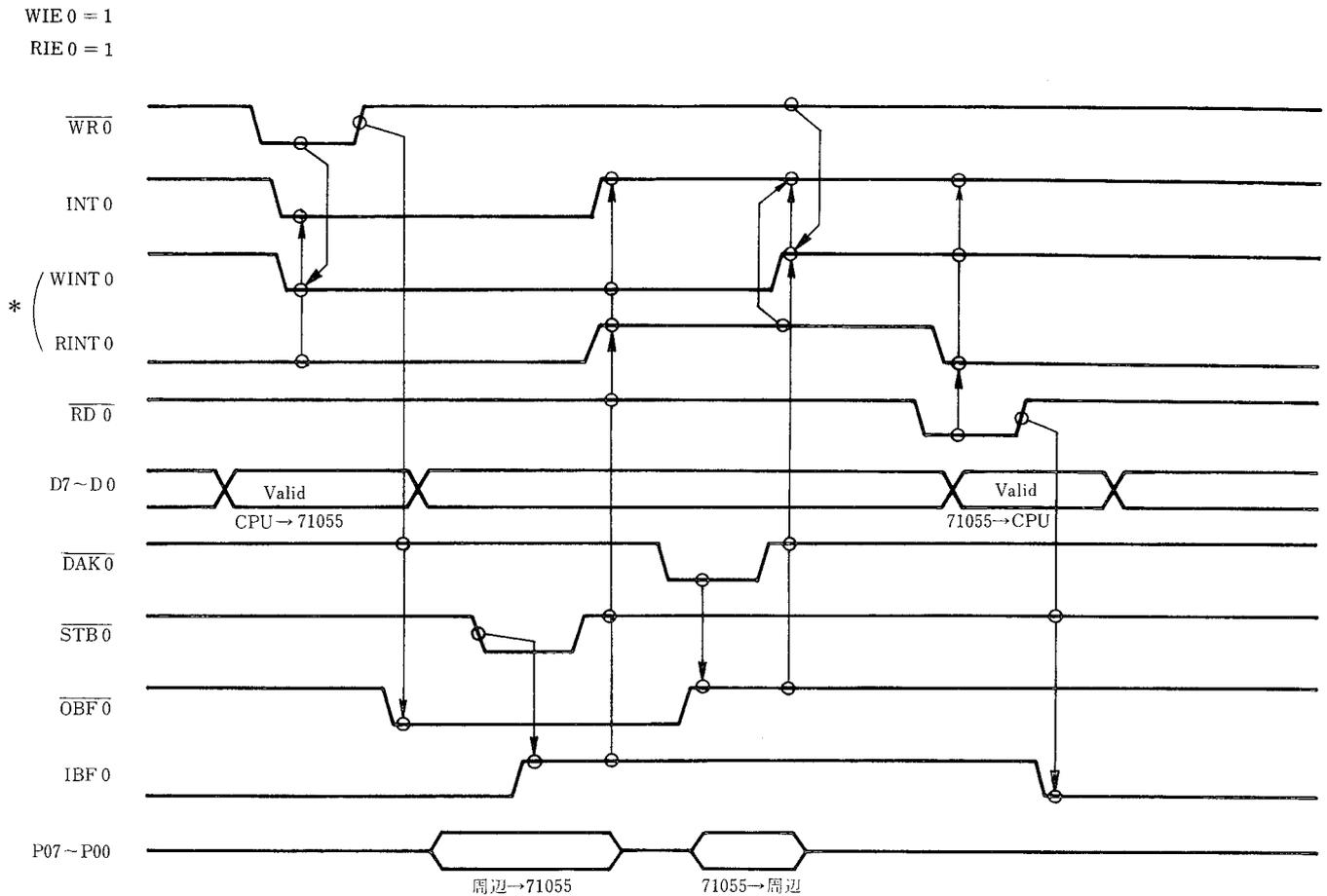
RIE0 を書き換えても同じビットに割り当てられている $\overline{STB0}$ の機能には影響を与えません。

○入力・出力両動作に使用する信号

⑦ INT0 (Interrupt Request)……出力 [P23]

この信号はポート 0 が入力、出力の両方の動作で使用されます。入力動作時には CPU に対する読み出し割り込み要求信号、出力動作時には CPU に対する書き込み割り込み要求信号として働きます。この信号の出力はモード 1 に於いての入力ポート動作時の INT 信号と、出力ポート動作時の INT 信号の論理和となっています。モード設定直後の初期値はロウ・レベルです。

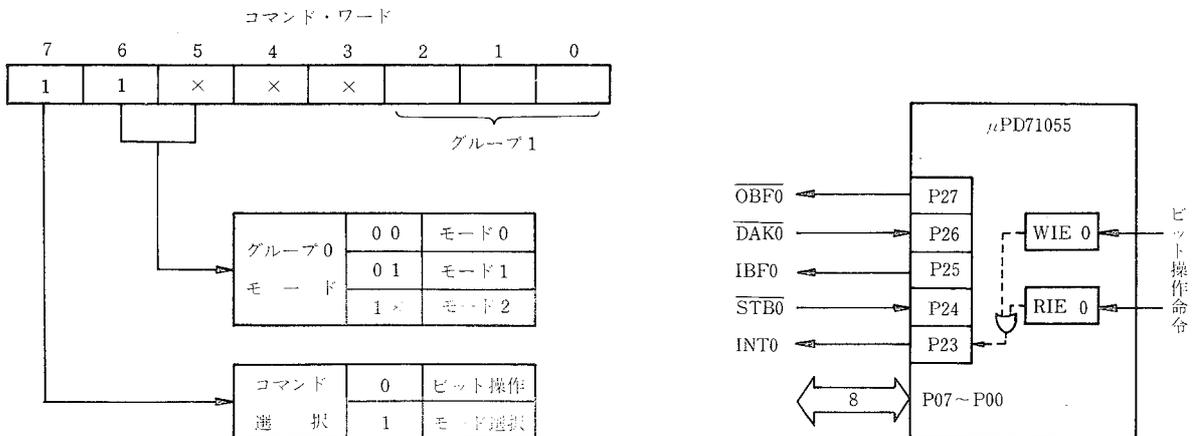
図5-13 モード2のタイミング



* : $WINT0$, $RINT0$ は内部的な信号で、それぞれCPUに対する書き込み、読み出し割り込みの要求信号であり、 $WINT0 = \overline{OBF}0 \cdot WIE0 \cdot \overline{DAK}0 \cdot \overline{WR}0$, $RINT0 = IBF0 \cdot RIE0 \cdot \overline{STB}0 \cdot \overline{RD}0$ となっています。そして $INT0 = WINT0 + RINT0$ の関係が成立しています。

(2) モード2の指定

図5-14 グループ0・モード2

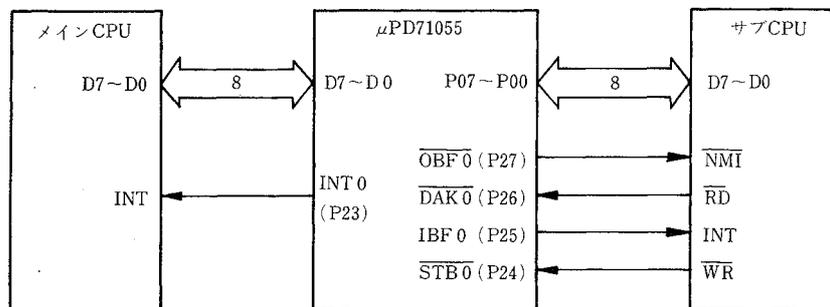


モード2においてポート2を読み出せば、 $\overline{OBF}0$, $IBF0$, $INT0$, $WIE0$, $RIE0$ のステータスが得られます。

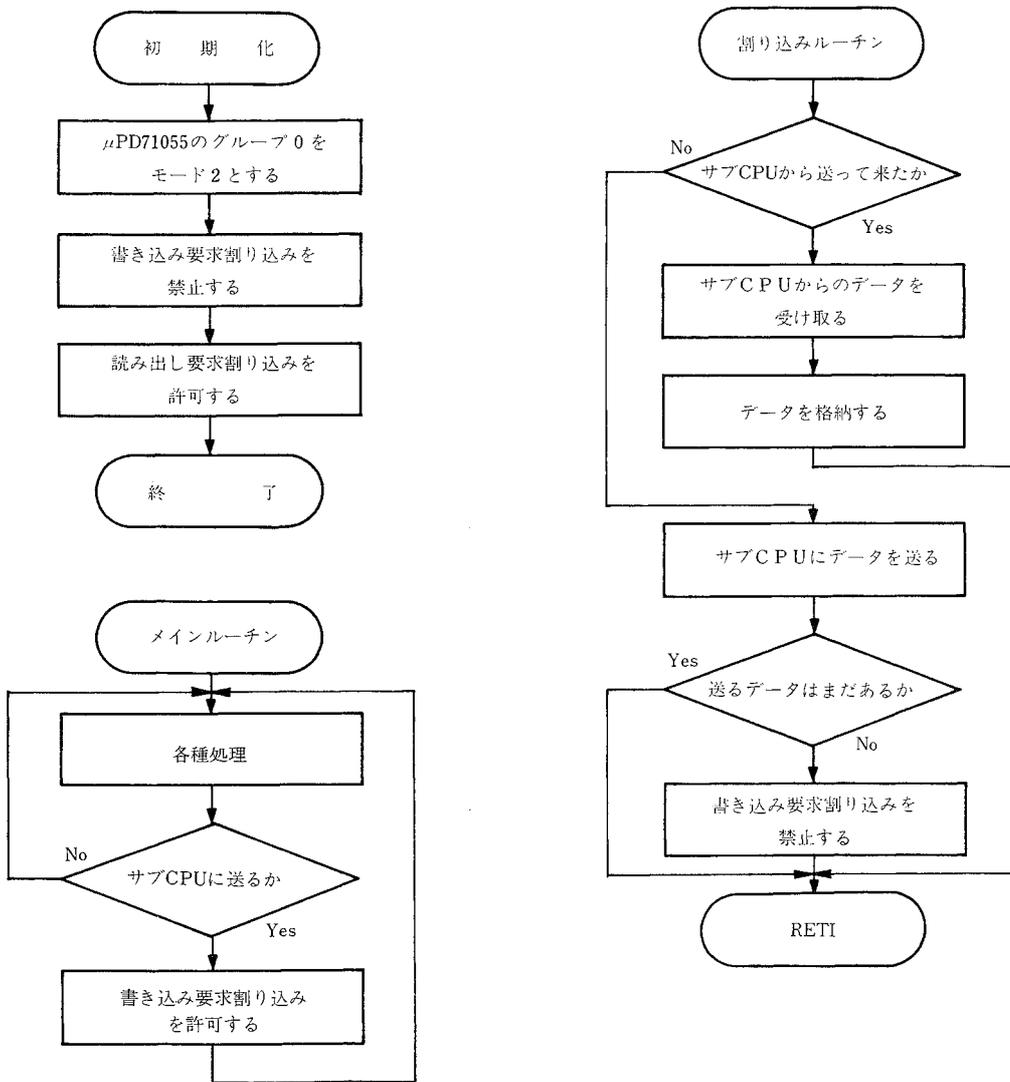
(3) モード2 使用例

二つのCPU間でデータの受け渡しをする例です。

図 5-15 二つのCPUの接続例



メインCPUのフローチャート



サブCPUのフローチャート

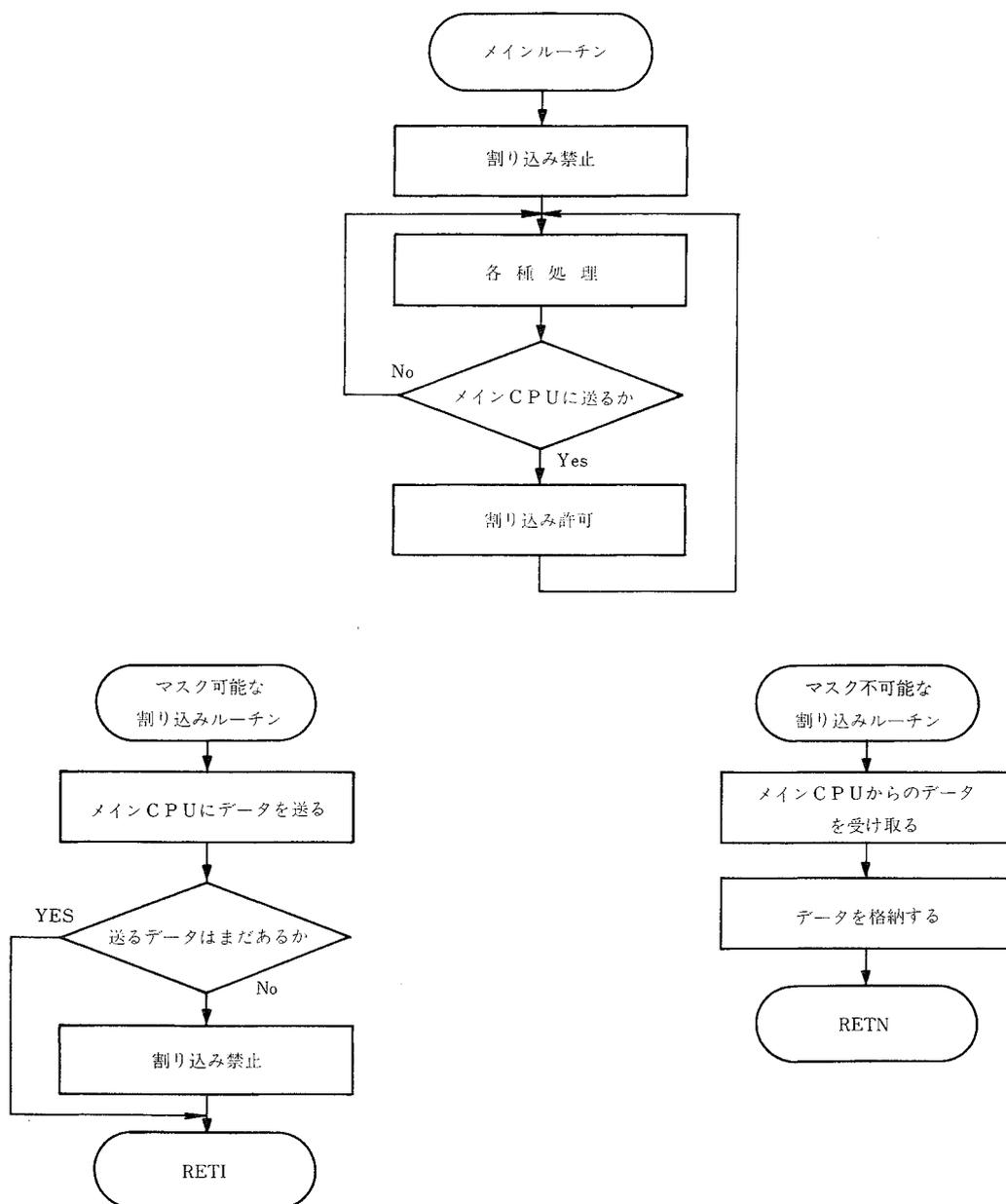


表5-3 モード組み合わせとポート2のビット機能

グループ0		グループ1		ポ ー ト 2							
モード	ポート0	モード	ポート1	P27	P26	P25	P24	P23	P22	P21	P20
0	入力	0	入力	D	D	D	D	D	D	D	D
0	入力	0	出力	D	D	D	D	D	D	D	D
0	入力	1	入力	D	D	D	D	D	$\overline{\text{RIE1}}$ STB1	IBF1	INT1
0	入力	1	出力	D	D	D	D	D	$\overline{\text{WIE1}}$ DAK1	$\overline{\text{OBF1}}$	INT1
0	出力	0	入力	D	D	D	D	D	D	D	D
0	出力	0	出力	D	D	D	D	D	D	D	D
0	出力	1	入力	D	D	D	D	D	$\overline{\text{RIE1}}$ STB1	IBF1	INT1
0	出力	1	出力	D	D	D	D	D	$\overline{\text{WIE1}}$ DAK1	$\overline{\text{OBF1}}$	INT1
1	入力	0	入力	D	D	IBF0	$\overline{\text{RIE0}}$ STB0	INT0	D	D	D
1	入力	0	出力	D	D	IBF0	$\overline{\text{RIE0}}$ STB0	INT0	D	D	D
1	入力	1	入力	D	D	IBF0	$\overline{\text{RIE0}}$ STB0	INT0	$\overline{\text{RIE1}}$ STB1	IBF1	INT1
1	入力	1	出力	D	D	IBF0	$\overline{\text{RIE0}}$ STB0	INT0	$\overline{\text{WIE1}}$ DAK1	$\overline{\text{OBF1}}$	INT1
1	出力	0	入力	$\overline{\text{OBF0}}$	$\overline{\text{WIE0}}$ DAK0	D	D	INT0	D	D	D
1	出力	0	出力	$\overline{\text{OBF0}}$	$\overline{\text{WIE0}}$ DAK0	D	D	INT0	D	D	D
1	出力	1	入力	$\overline{\text{OBF0}}$	$\overline{\text{WIE0}}$ DAK0	D	D	INT0	$\overline{\text{RIE1}}$ STB1	IBF1	INT1
1	出力	1	出力	$\overline{\text{OBF0}}$	$\overline{\text{WIE0}}$ DAK0	D	D	INT0	$\overline{\text{WIE1}}$ DAK1	$\overline{\text{OBF1}}$	INT1
2	双方向	0	入力	$\overline{\text{OBF0}}$	$\overline{\text{WIE0}}$ DAK0	IBF0	$\overline{\text{RIE0}}$ STB0	INT0	D	D	D
2	双方向	0	出力	$\overline{\text{OBF0}}$	$\overline{\text{WIE0}}$ DAK0	IBF0	$\overline{\text{RIE0}}$ STB0	INT0	D	D	D
2	双方向	1	入力	$\overline{\text{OBF0}}$	$\overline{\text{WIE0}}$ DAK0	IBF0	$\overline{\text{RIE0}}$ STB0	INT0	$\overline{\text{RIE1}}$ STB1	IBF1	INT1
2	双方向	1	出力	$\overline{\text{OBF0}}$	$\overline{\text{WIE0}}$ DAK0	IBF0	$\overline{\text{RIE0}}$ STB0	INT0	$\overline{\text{WIE1}}$ DAK1	$\overline{\text{OBF1}}$	INT1

注意：○“D”はユーザが使用する入出力データであることを示します。

○“ビット操作命令”はそのビットに書き込むためにはビット操作命令しか使えないことを示します。

○メッシュ部はグループ1に属するところです。

6. 電気的特性

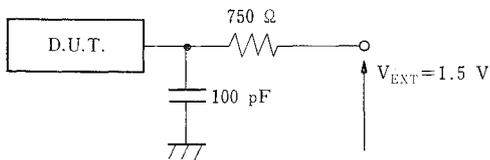
絶対最大定格 (Ta=25 °C)

項目	略号	条件	定格	単位
電源電圧	V _{DD}		-0.5~+7.0	V
入力電圧	V _I		-0.5~V _{DD} +0.3	V
出力電圧	V _O		-0.5~V _{DD} +0.3	V
動作温度	T _{opt}		-40~+85	°C
保存温度	T _{stg}		-65~+150	°C

DC特性 (Ta=-40~+85 °C, V_{DD}=5 V±10 %)

項目	略号	条件	MIN.	TYP.	MAX.	単位
高レベル入力電圧	V _{IH}		2.2		V _{DD} +0.3	V
低レベル入力電圧	V _{IL}		-0.5		0.8	V
高レベル出力電圧	V _{OH}	I _{OH} =-400 μA	0.7×V _{DD}			V
低レベル出力電圧	V _{OL}	I _{OL} =2.5 mA			0.4	V
ダーリントン・ドライブ電流	I _{DAR}		-1.0 ^{注1}		-4.0 ^{注2}	mA
高レベル入力リーク電流	I _{L1H}	V _i =V _{DD}			10	μA
低レベル入力リーク電流	I _{L1L}	V _i =0 V			-10	μA
高レベル出力リーク電流	I _{LOH}	V _o =V _{DD}			10	μA
低レベル出力リーク電流	I _{LOL}	V _o =0 V			-10	μA
電源電流	I _{DD1}	動作時		5	10	mA
	I _{DD2}	スタンバイ時 入力端子: RESET=0.1 V それ以外=V _{DD} -0.1 V 出力端子: オープン		2	50	μA

注1. 条件:



2. 条件: ポート1とポート2より選ばれた任意の8本までに適用

容量

項目	略号	条件	MIN.	TYP.	MAX.	単位
入力容量	C _I	f _c = 1 MHz			10	pF
入出力容量	C _{I/O}	被測定端子以外は0 V			20	pF

AC特性 (T_a = -40 ~ +85 °C, V_{DD} = 5 V ± 10 %)

リード・サイクル :

項 目	略 号	条 件	μPD71055		μPD71055-10		単 位
			MIN.	MAX.	MIN.	MAX.	
アドレス* 設定時間 (対 \overline{RD} ↓)	t _{SAR}		0		0		ns
アドレス* 保持時間 (対 \overline{RD} ↑)	t _{HRA}		0		0		ns
\overline{RD} パルス幅	t _{RRL}		160		150		ns
データ遅延時間 (対 \overline{RD} ↓)	t _{DRD}	C _L = 150 pF		120		100	ns
データ・フロート時間 (対 \overline{RD} ↑)	t _{FRD}	C _L = 20 pF, R _L = 2 kΩ	10	85	10	60	ns
読み出し回復時間	t _{RV}		200		150		ns

* : \overline{CS} , A1 and A0

ライト・サイクル :

項 目	略 号	条 件	μPD71055		μPD71055-10		単 位
			MIN.	MAX.	MIN.	MAX.	
アドレス* 設定時間 (対 \overline{WR} ↓)	t _{SAW}		0		0		ns
アドレス* 保持時間 (対 \overline{WR} ↑)	t _{HWA}		0		0		ns
\overline{WR} パルス幅	t _{WWL}		120		100		ns
データ設定時間 (対 \overline{WR} ↑)	t _{SDW}		100		100		ns
データ保持時間 (対 \overline{WR} ↑)	t _{HWD}		0		0		ns
書き込み回復時間	t _{RV}		200		150		ns

* : \overline{CS} , A1 and A0

AC特性 (続き)

その他

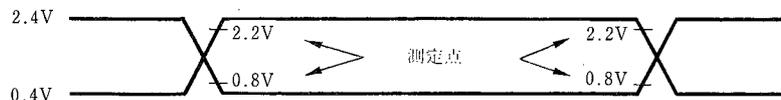
項 目	略 号	条 件	μPD71055		μPD71055-10		単 位
			MIN.	MAX.	MIN.	MAX.	
ポート設定時間 (対 \overline{RD} ↓)	t_{SPR}		0		0		ns
ポート保持時間 (対 \overline{RD} ↑)	t_{HRP}		0		0		ns
ポート設定時間 (対 \overline{STB} ↑)	t_{SPS}		0		0		ns
ポート保持時間 (対 \overline{STB} ↑)	t_{HSP}		150		150		ns
ポート遅延時間 (対 \overline{WR} ↑)	t_{DWP}	$C_L = 150 \text{ pF}$		350		200	ns
\overline{STB} パルス幅	t_{SSL}		350		100		ns
\overline{DAK} パルス幅	t_{DADAL}		300		100		ns
ポート遅延時間 (対 \overline{DAK} ↓)*1	t_{DDAP}	$C_L = 150 \text{ pF}$		300		150	ns
ポート・フロート時間 (対 \overline{DAK} ↑)*1	t_{FDAP}	$C_L = 20 \text{ pF}, R_L = 2 \text{ k}\Omega$	20	250	20	250	ns
\overline{OBF} セット遅延時間 (対 \overline{WR} ↑)	t_{DWOB}	$C_L = 150 \text{ pF}$		300		150	ns
\overline{OBF} クリア遅延時間 (対 \overline{DAK} ↓)	t_{DDAOB}			350		150	ns
IBFセット遅延時間 (対 \overline{STB} ↓)	t_{DSIB}			300		150	ns
IBFクリア遅延時間 (対 \overline{RD} ↑)	t_{DRIB}			300		150	ns
INTセット遅延時間 (対 \overline{DAK} ↑)	t_{DDAI}			350		150	ns
INTクリア遅延時間 (対 \overline{WR} ↓)	t_{DWI}			450		200	ns
INTセット遅延時間 (対 \overline{STB} ↑)	t_{DSI}			300		150	ns
INTクリア遅延時間 (対 \overline{RD} ↓)	t_{DRI}			400		200	ns
RESET パルス幅	t_{RESET1}		* 2	50		50	
	t_{RESET2}	* 3	500		500		ns

* 1 : モード 2

* 2 : 電源投入時またはその直後

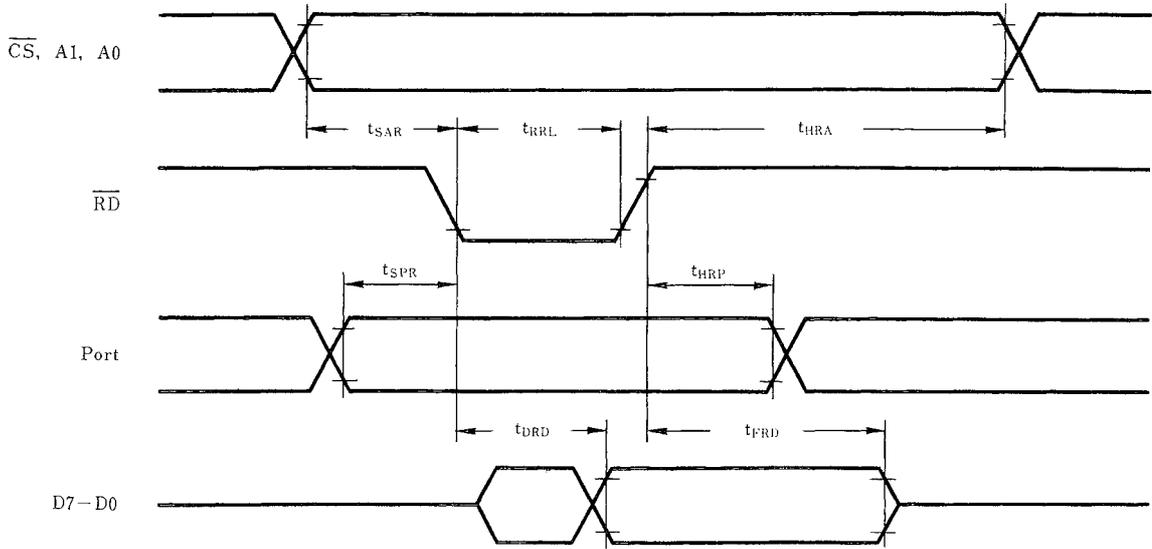
* 3 : 動作中

ACテスト入力波形

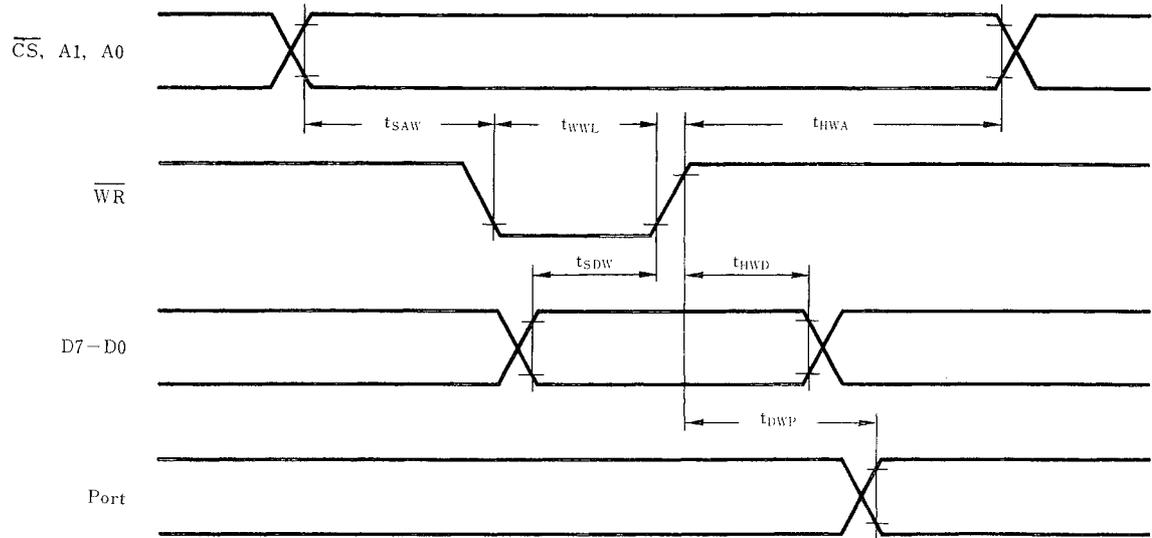


タイミング

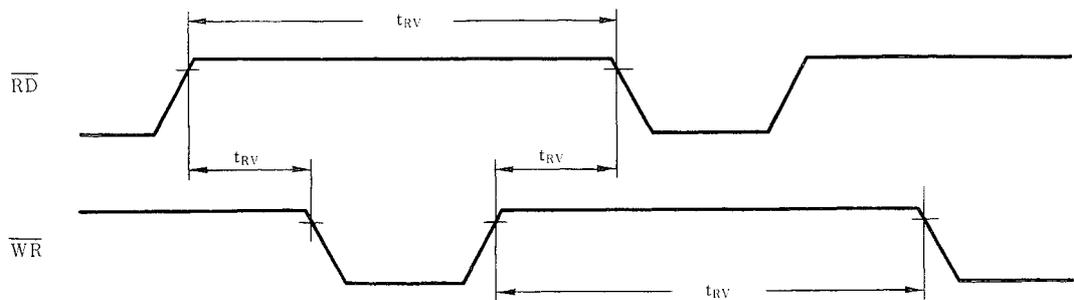
モード0：入力



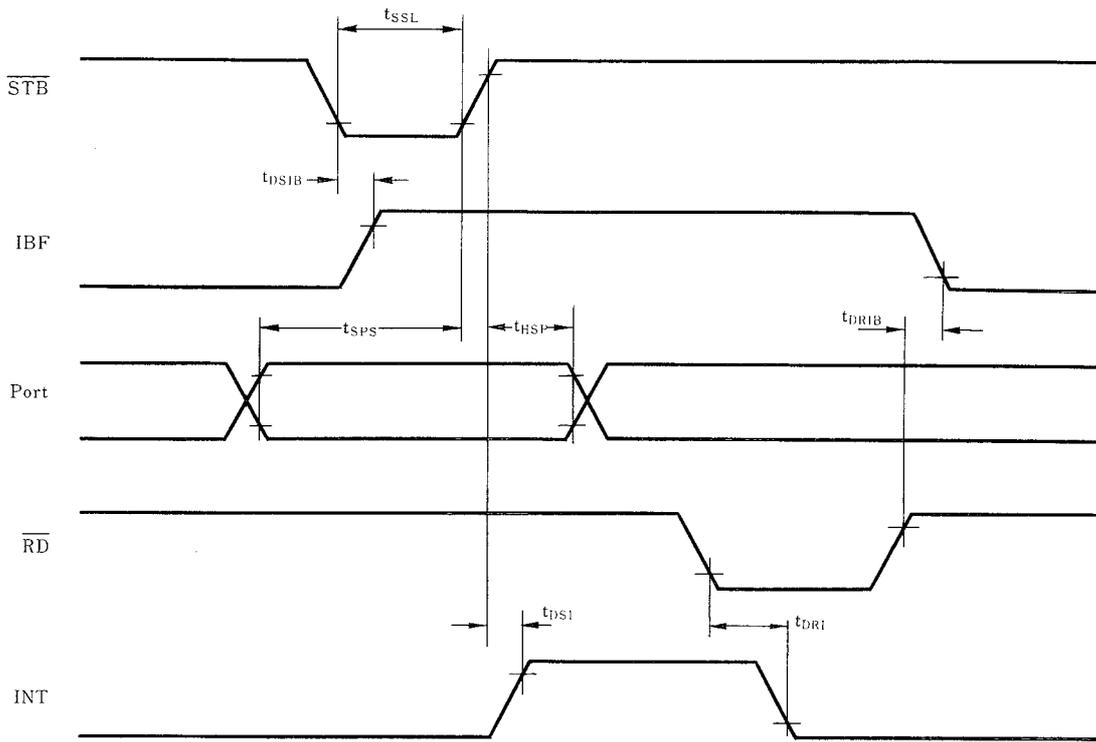
モード0：出力



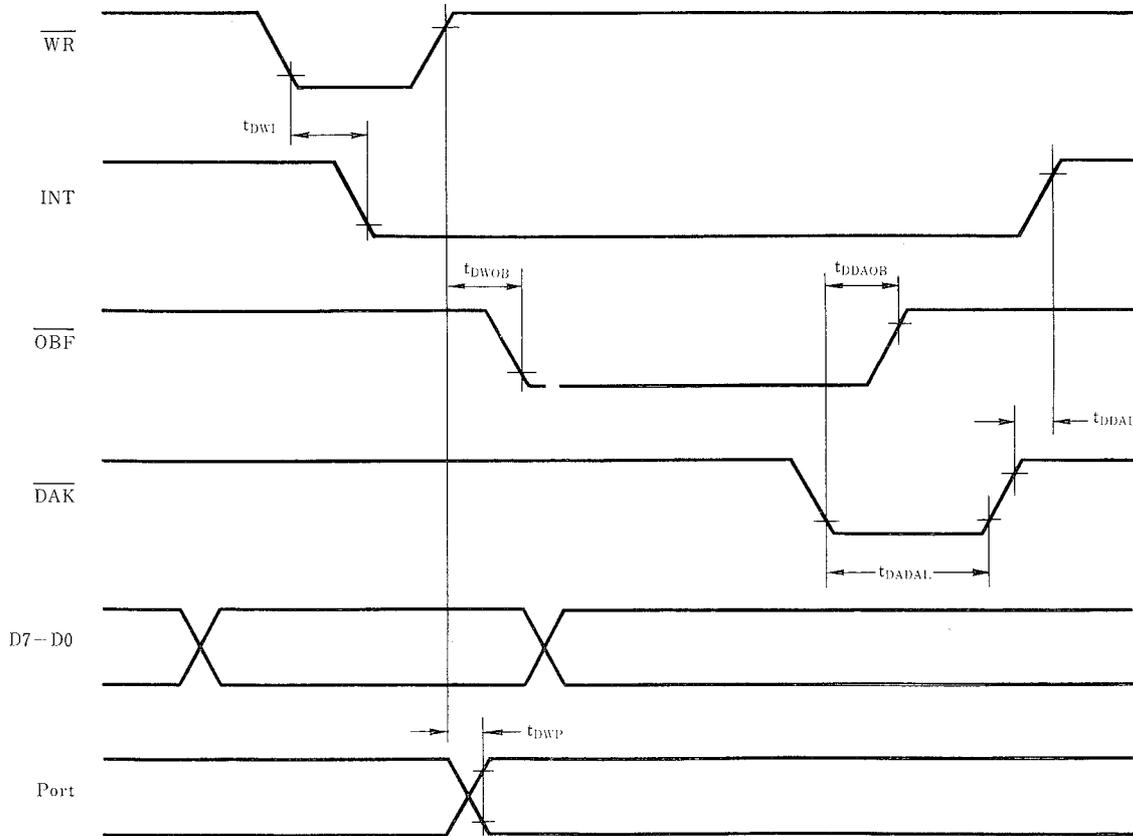
回復時間



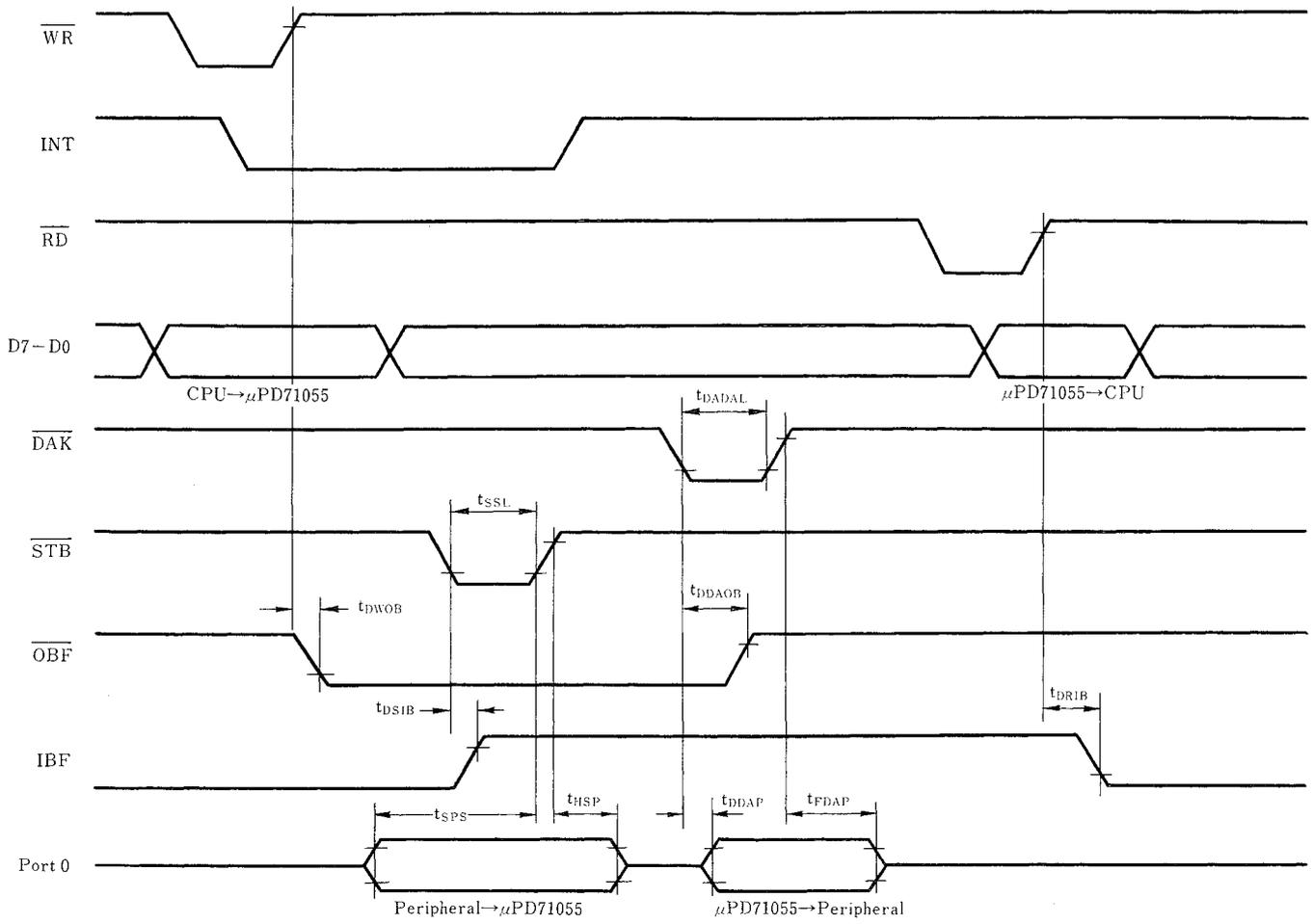
モード1：入力



モード1：出力

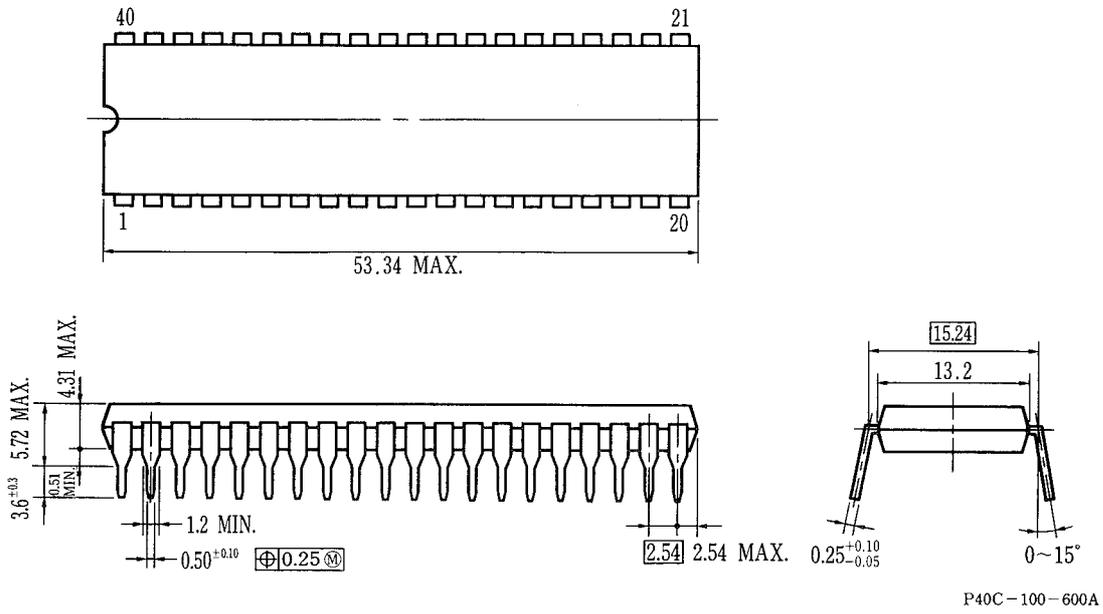


モード 2

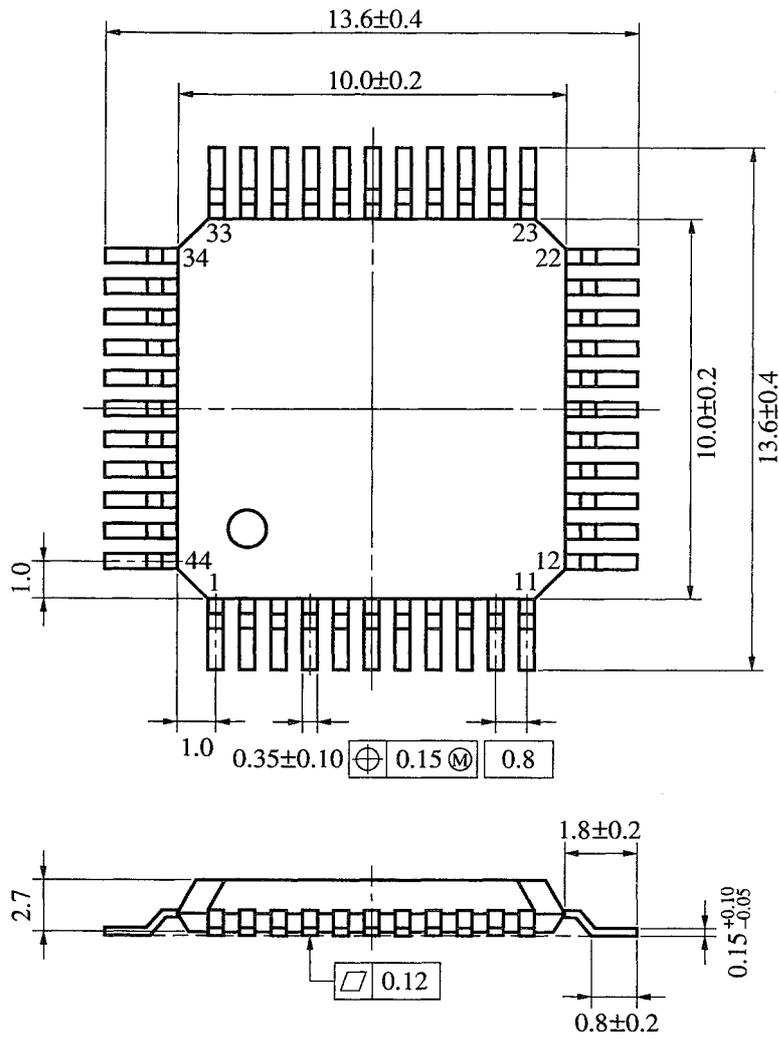


7. 外形図

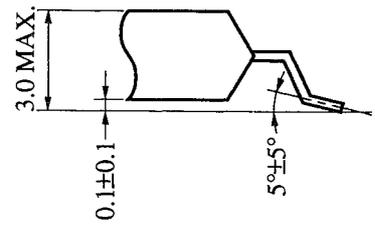
40ピン・プラスチック DIP (600 mil) 外形図(単位: mm)



44ピン・プラスチック QFP (□10) 外形図 (単位: mm)

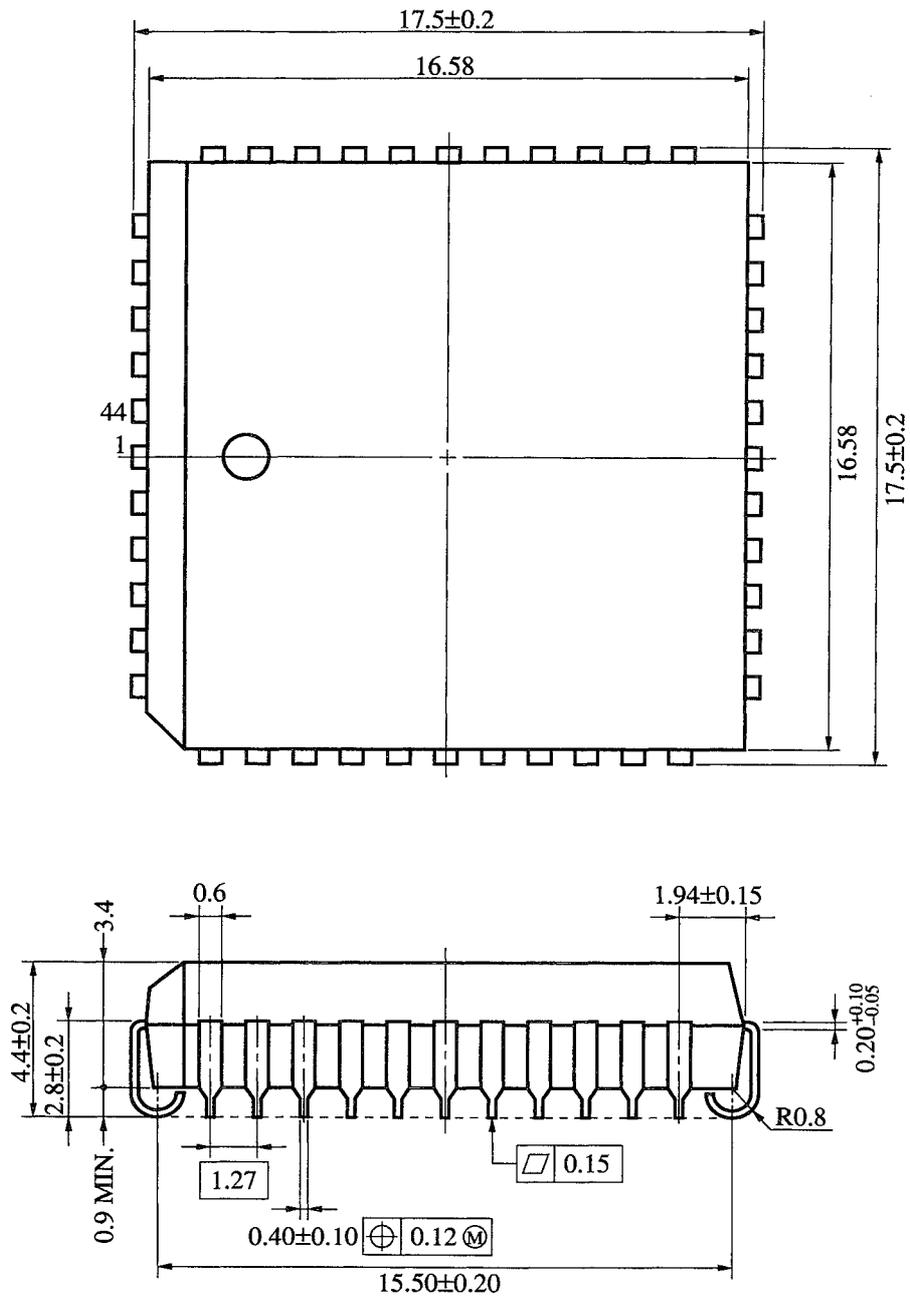


端子先端形状詳細図



P44GB-80-3B4-2

44ピン・プラスチック QFJ (□650 mil) 外形図 (単位: mm)



P44L-50A1-2

★ 8. 半田付け推奨条件

この製品の半田付け実装は、次の推奨条件で実施してください。

半田付け推奨条件の詳細は、インフォメーション資料「半導体デバイス実装マニュアル」(C10535J)を参照してください。

なお、推奨条件以外の半田付け方式および半田付け条件については、当社販売員にご相談ください。

表 8-1 表面実装タイプの半田付け条件

μPD71055GB-3B4 : 44ピン・プラスチックQFP (□10)

μPD71055GB-10-3B4 : //

半田付け方式	半田付け条件	推奨条件記号
赤外線リフロ	パッケージ・ピーク温度：235℃，時間：30秒以内(210℃以上)，回数：3回以内	IR35-00-3
VPS	パッケージ・ピーク温度：215℃，時間：40秒以内(200℃以上)，回数：3回以内	VP15-00-3
ウェーブ・ソルダリング	半田槽温度：260℃以下，時間：10秒以内，回数：1回， 予備加熱温度：120℃ MAX. (パッケージ表面温度)	WS60-00-1
端子部分加熱	端子温度：300℃以下，時間：3秒以内 (デバイスの一辺当たり)	—

注意 半田付け方式の併用は避けください (ただし、端子部分加熱方式は除く)。

μPD71055L : 44ピン・プラスチックQFJ (□650 mil)

μPD71055L-10 : //

半田付け方式	半田付け条件	推奨条件記号
赤外線リフロ	パッケージ・ピーク温度：230℃，時間：30秒以内 (210℃以上)，回数：1回	IR30-00-1
VPS	パッケージ・ピーク温度：215℃，時間：40秒以内 (200℃以上)，回数：1回	VP15-00-1
端子部分加熱	端子温度：300℃以下，時間：3秒以内 (デバイスの一辺当たり)	—

注意 半田付け方式の併用は避けください (ただし、端子部分加熱方式は除く)。

表 8-2 挿入タイプの半田付け条件

μPD71055C : 40ピン・プラスチックDIP (600 mil)

μPD71055C-10 : //

半田付け方式	半田付け条件
ウェーブ・ソルダリング (端子のみ)	半田槽温度：260℃以下，時間：10秒以内
端子部分加熱	端子温度：300℃以下，時間：3秒以内 (1端子当たり)

注意 ウェーブ・ソルダリングは、端子のみとし、噴流半田が直接本体に接触しないようにしてください。

(× ㉔)

- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- 本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的所有権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。
- 当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意ください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。
 標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
 特別水準：輸送機器（自動車、列車、船舶等）、交通用信号機器、防災／防犯装置、各種安全装置、生命維持を直接の目的としない医療機器
 特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等
 当社製品のデータ・シート／データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。
- この製品は耐放射線設計をしておりません。

M4 94.11

— お問い合わせは、最寄りのNECへ —

【営業関係お問い合わせ先】

半導体第一販売事業部 半導体第二販売事業部 半導体第三販売事業部	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	東京 (03)3454-1111 (大代表)
中部支社 半導体第一販売部 半導体第二販売部	〒460 名古屋市中区錦一丁目17番1号 (NEC中部ビル)	名古屋 (052)222-2170 名古屋 (052)222-2190
関西支社 半導体第一販売部 半導体第二販売部 半導体第三販売部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06) 945-3178 大阪 (06) 945-3200 大阪 (06) 945-3208
北海道支社 東北支社 岩手支店 山形支店 郡山支店 いわき支店 長岡支店 土浦支店 水戸支店 神奈川支社 群馬支店	札幌 (011)231-0161 仙台 (022)267-8740 盛岡 (019)651-4344 山形 (0236)23-5511 郡山 (0249)23-5511 いわき (0246)21-5511 長岡 (0258)36-2155 土浦 (0298)23-6161 水戸 (029)226-1717 横浜 (045)324-5524 高崎 (0273)26-1255	太田支店 (0276)46-4011 宇都宮支店 (028)621-2281 小山支店 (0285)24-5011 小松本 (0263)35-1662 甲府支店 (0552)24-4141 埼玉支店 (048)641-1411 立川支店 (0425)26-5981 千葉支店 (043)238-8116 静岡支店 (054)255-2211 北陸支店 (0762)23-1621 福井支店 (0776)22-1866
富山支店 津山支店 京都支社 神戸支社 中国支社 鳥取支店 岡山支店 四国支社 新居浜支店 松山支店 九州支社	富山 (0764)31-8461 津山 (0592)25-7341 京都 (075)344-7824 神戸 (078)333-3854 広島 (082)242-5504 鳥取 (0857)27-5311 岡山 (086)225-4455 高松 (0878)36-1200 新居浜 (0897)32-5001 松山 (089)945-4149 福岡 (092)271-7700	

【本資料に関する技術お問い合わせ先】

半導体ソリューション技術本部 マイクロコンピュータ技術部	〒210 川崎市幸区塚越三丁目484番地	川崎 (044)548-8890	半導体 インフォメーションセンター FAX(044)548-7900 (FAXにてお願い致します)
半導体販売技術本部 東日本販売技術部	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	東京 (03)3798-9619	
半導体販売技術本部 中部販売技術部	〒460 名古屋市中区錦一丁目17番1号 (NEC中部ビル)	名古屋 (052)222-2125	
半導体販売技術本部 西日本販売技術部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06) 945-3383	