

# MPC104-96DIO-B

## 取扱説明書

### 目 次

	ページ
1. 概要	2
2. 特徴	2
3. 仕様	2
4. ブロック図	3
5. 実装図	3
6. アドレス対応表	4
7. ジャンパー設定	4
8. 割込み信号処理	6
9. ピンアサイン	7
10. 外部インターフェース (凡例)	8
11. 各部名称	9
12. 取扱について	9
1) プルアップ、プルダウン抵抗の取り付け	9
2) ダイオードアレイの取り付け	9
3) ボードの取り付け方法	10
4) 動作確認方法 (プログラム例)	10
5) $\mu$ PD65881GB 仕様	11
6) ご使用上の注意	11

## はじめに

### 1. 製品の保証について

#### ・無償修理

製品ご購入後1年間は無償で修理いたします。  
(但し、下記「有償修理」に該当するものを除く)

#### ・有償修理

- 1) 製品ご購入後1年を経過したもの。
- 2) 製品購入1年以内で故障の原因がお客様の取り扱い上のミスによるもの。
- 3) 製品購入1年以内で故障の原因がお客様の故意によるもの。

#### ・免責事項

当社製品の故障、不具合、誤動作あるいは停電によって生じた損害等の純粹経済損失につきましては、当社は一切その責任を負いかねますので、あらかじめご了承ください。

### 2. 製品について

- ・当社製品はカタログ仕様範囲内において、使用部品、回路図等、予告無く変更することがあります。
- ・当社製品は部品メーカーの製造中止等によりやむを得ず製品の供給を続けることが出来なくなることがあります。
- ・当社製品の無断での複製を禁止します。

### 3. カタログ、取扱説明書の記載事項について

- ・当社製品のカタログ及び取扱説明書は予告無く変更する場合があります。
- ・取扱説明書に記載されている内容及び回路図の一部又は全部を無断での転載、転用を禁止します。

### 4. 海外への輸出について

- ・当社製品を使用した機器を海外へ持ち出される場合、当社製品のCOCOMパラメーターシートが必要です。その都度お申しつけ頂ければパラメーターシートを発行いたします。

5. 本書に記載された使用条件の範囲内でご使用願います。使用条件の範囲を超えたご使用の場合は本製品の保証は致しかねますのであしからずご了承願います。

## 1.概要

96DIO-BはPC104及びZ80バスを持った96ビットの入出力カードです。

入出力用ICは8255互換の $\mu$ PD65881GBを4個実装しております。  
従来品MPC104-96DIO-A2とプログラム互換品です。

## 2.特徴

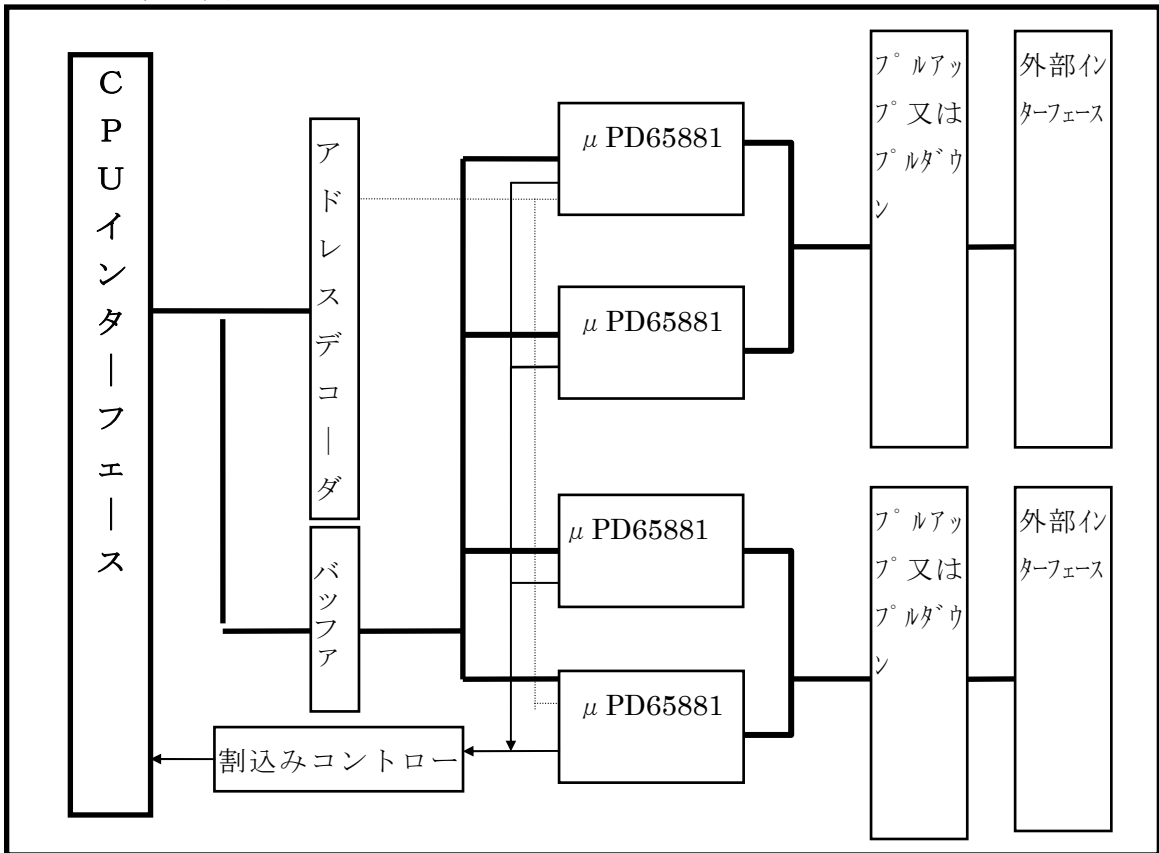
- ◎  $\mu$ PD65881GBのプログラミングや使い方は8255とコンパチブルです
- ◎ 90.1mm×95.8mmの基板サイズに96ビットのデジタル入出力を実装
- ◎ 外部インターフェースラインにプルダウン又はプルアップ抵抗を実装出来ます(標準添付)。  
(商品ご注文時にご指定頂ければ実装してお出しします)
- ◎ 外部インターフェースラインに過電圧保護用ダイオードを実装する事により過電圧入力によるIC破壊を防止できます(別売 : 1個(8ビット) 200円+送料)。
- ◎ PC104バスが標準ですが、Z80との接続もできます。お手持ちのZ80のバス仕様をお知らせ頂ければインターフェースケーブルを作成します(別途料金を頂戴します)

## 3.仕様

項目	内容
入出力	96ビット
プルアップ、プルダウン	10K $\Omega$ 抵抗ネットワーク添付(注)
過電圧入力保護ダイオード	(別売) 入力部2K $\Omega$ インピーダンス時 -5V~+24V 入力
割り込み	2ポート(8種選択可)
I/Oアドレス	占有ポート16(8又は16ビットデコード)
電源	+5V バスから供給
消費電流	80mA (無負荷動作時)
外部インターフェース適合コネクタ	OMRON XG4C-5031 極性が付く(1) ケーブル側 XG4M-5030
使用温度範囲	0℃~60℃
基板サイズ	90.1mm×95.8mm

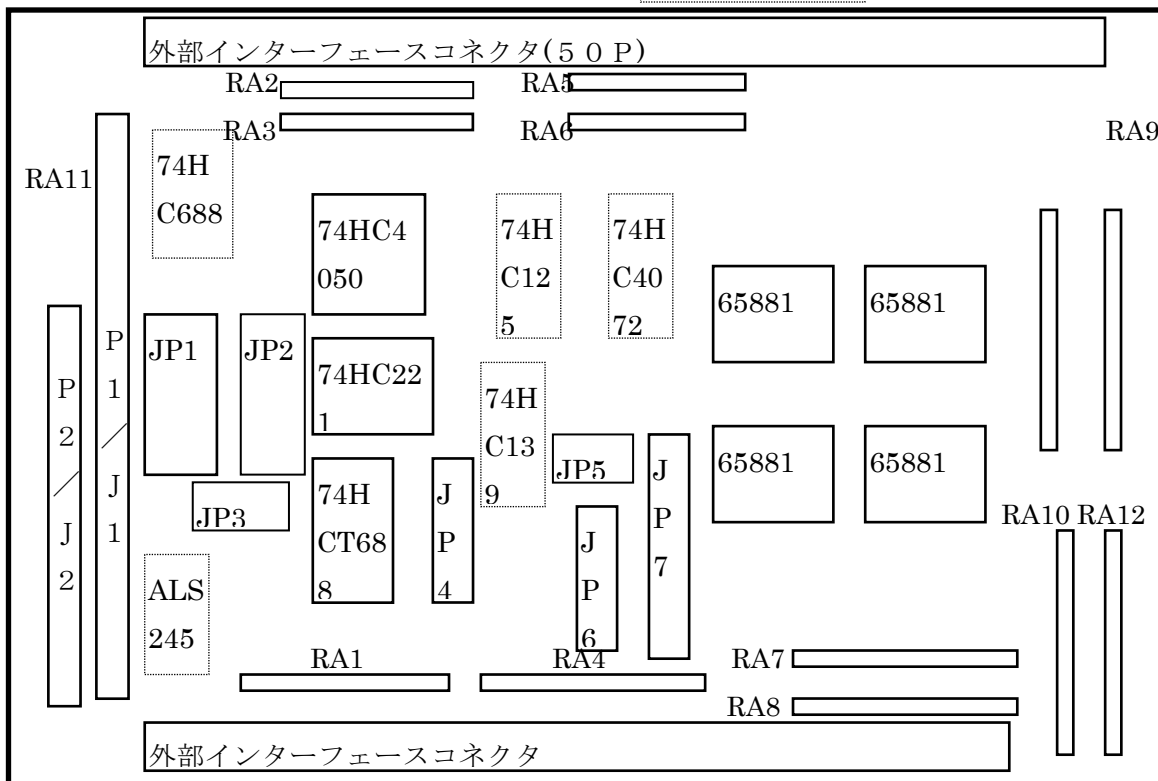
(注)、プルアップ抵抗は10K $\Omega$ が添付されていますがお客様の用途により3.3K $\Omega$ ~10K $\Omega$ をお選びください。ご注文時にご指定頂くことも出来ます。

#### 4.ブロック図



#### 5.実装図

(  は裏面実装 )

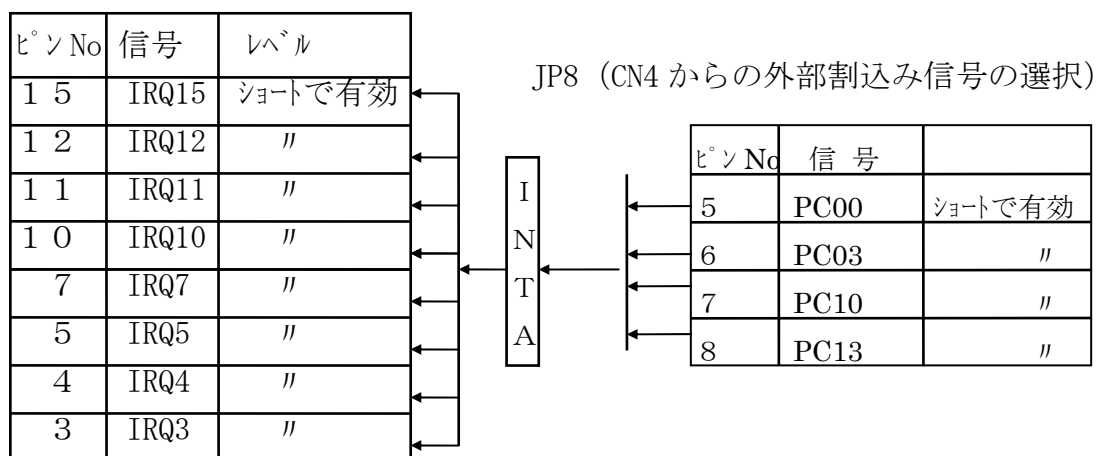


## 6. アドレス対応表

A3	A2	A1	A0	U 4	U 5	プルアップ、プルダウン 及びダイオードネットワーク
0	0	0	0	C S 0 - PA00~PA07		RA9
0	0	0	1	C S 0 - PB00~PB07		RA11
0	0	1	0	C S 0 - PC00~PC07		RA6
0	0	1	1	C S 0 - コントロール		
0	1	0	0	C S 1 - PA10~PA17		RA5
0	1	0	1	C S 1 - PB10~PB17		RA3
0	1	1	0	C S 1 - PC10~PC17		RA2
0	1	1	1	C S 1 - コントロール		
1	0	0	0		C S 2 - PA20~PA27	RA12
1	0	0	1		C S 2 - PB20~PB27	RA10
1	0	1	0		C S 2 - PC20~PC27	RA8
1	0	1	1		C S 2 - コントロール	
1	1	0	0		C S 3 - PA30~PA37	RA7
1	1	0	1		C S 3 - PB30~PB37	RA4
1	1	1	0		C S 3 - PC30~PC37	RA1
1	1	1	1		C S 3 - コントロール	

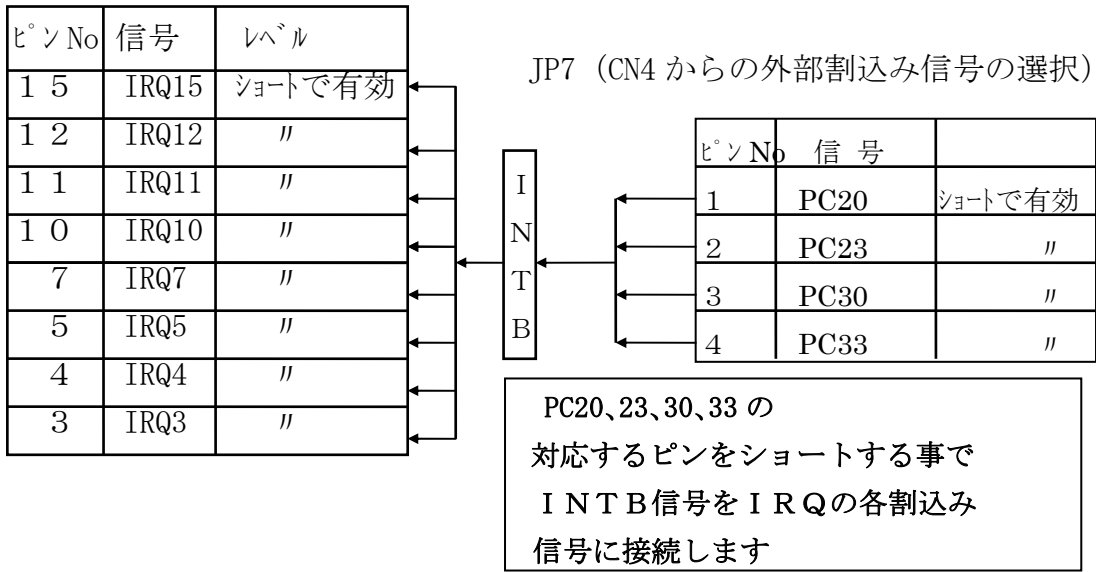
## 7. ジャンパー設定

JP1 (INTAからのIRQの設定)



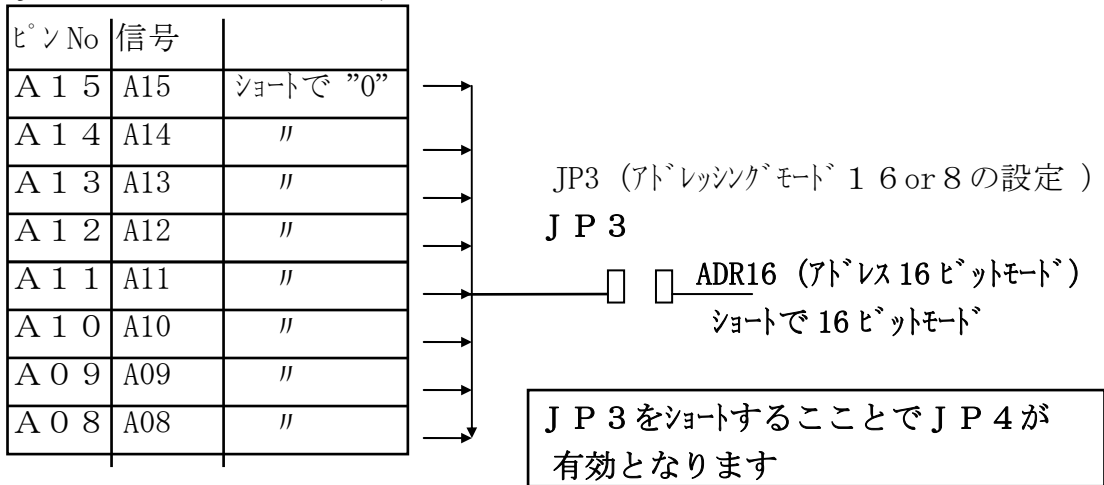
PC00、03、10、13の信号を対応するピンをショートすることでINTA信号をIRQの各割込み信号に接続します

JP2 (INTBからのIRQの設定)



\*) 割込みはINTA、INTBとも同じレベルを使用する事が可能です。但し  
どちらの割り込みが発生したかの判断はソフトで行なってください。

JP4 (I/Oアドレス上位の設定)



対応するピンをショートする事で  
アドレスは "0" になります (全オープンで "FF" )

## I/Oアドレスの設定

	アドレスビット															
	A15	A14	A13	A12	A11	A10	A09	A08	A07	A06	A05	A04	A03	A02	A01	A00
設定	シ ヨ   ト	シ ヨ   ト	シ ヨ   ト	シ ヨ   ト	シ ヨ   ト	シ ヨ   ト	オ   プ ン	オ   プ ン	シ ヨ   ト	オ   プ ン	シ ヨ   ト	シ ヨ   ト	0~F			
論理	0	0	0	0	0	0	1	1	0	1	0	0				
アドレス	0				3				4				X			
ジャンパ	JP 4 (JP 3ショート)								JP 6							

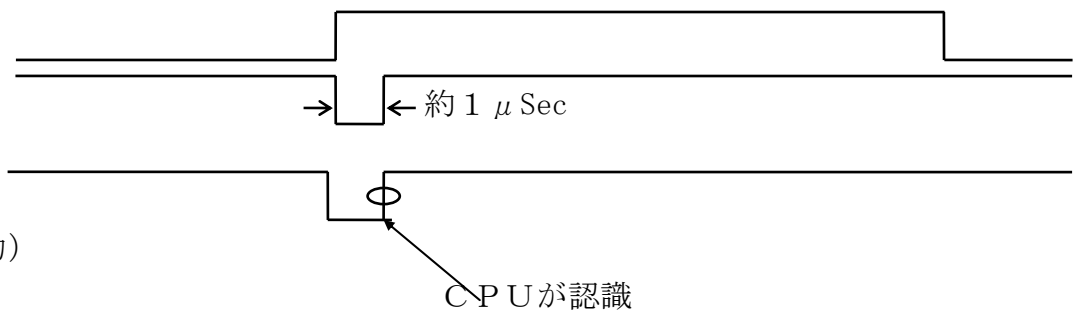
## 8. 割り込み信号処理

割り込み要因

内部回路

IRQ信号

バスへの出力)



割り込み要因信号は回路内部でプルダウンされております。

割り込み信号をジャンパーで「有効」に設定される場合、対応する入力信号のプルアップ、プルダウンはプルダウン又はオープンに設定下さい

## 9. ピンアサイン

CN1 (U 4 側)

I/Oアドレス 0340H~0347H

ピン	信号	ピン	信号
1	PA00	2	PA01
3	PA02	4	PA03
5	PA04	6	PA05
7	PA06	8	PA07
9	PB00	10	PB01
11	PB02	12	PB03
13	PB04	14	PB05
15	PB06	16	PB07
17	PC00	18	PC01
19	PC02	20	PC03
21	PC04	22	PC05
23	PC06	24	PC07
25	PA10	26	PA11
27	PA12	28	PA13
29	PA14	30	PA15
31	PA16	32	PA17
33	PB10	34	PB11
35	PB12	36	PB13
37	PB14	38	PB15
39	PB16	40	PB17
41	PC10	42	PC11
43	PC12	44	PC13
45	PC14	46	PC15
47	PC16	48	PC17
49	GND	50	+5V

CN2 (U 5 側)

I/Oアドレス 0348H~034FH

ピン	信号	ピン	信号
1	PA20	2	PA21
3	PA22	4	PA23
5	PA24	6	PA25
7	PA26	8	PA27
9	PB20	10	PB21
11	PB22	12	PB23
13	PB24	14	PB25
15	PB26	16	PB27
17	PC20	18	PC21
19	PC22	20	PC23
21	PC24	22	PC25
23	PC26	24	PC27
25	PA30	26	PA31
27	PA32	28	PA33
29	PA34	30	PA35
31	PA36	32	PA37
33	PB30	34	PB31
35	PB12	36	PB13
37	PB34	38	PB35
39	PB36	40	PB37
41	PC30	42	PC31
43	PC32	44	PC33
45	PC34	46	PC35
47	PC36	48	PC37
49	GND	50	+5V





P 1 / J 1 (外部ホドバス)

信号 ピンNO ピンNO 信号

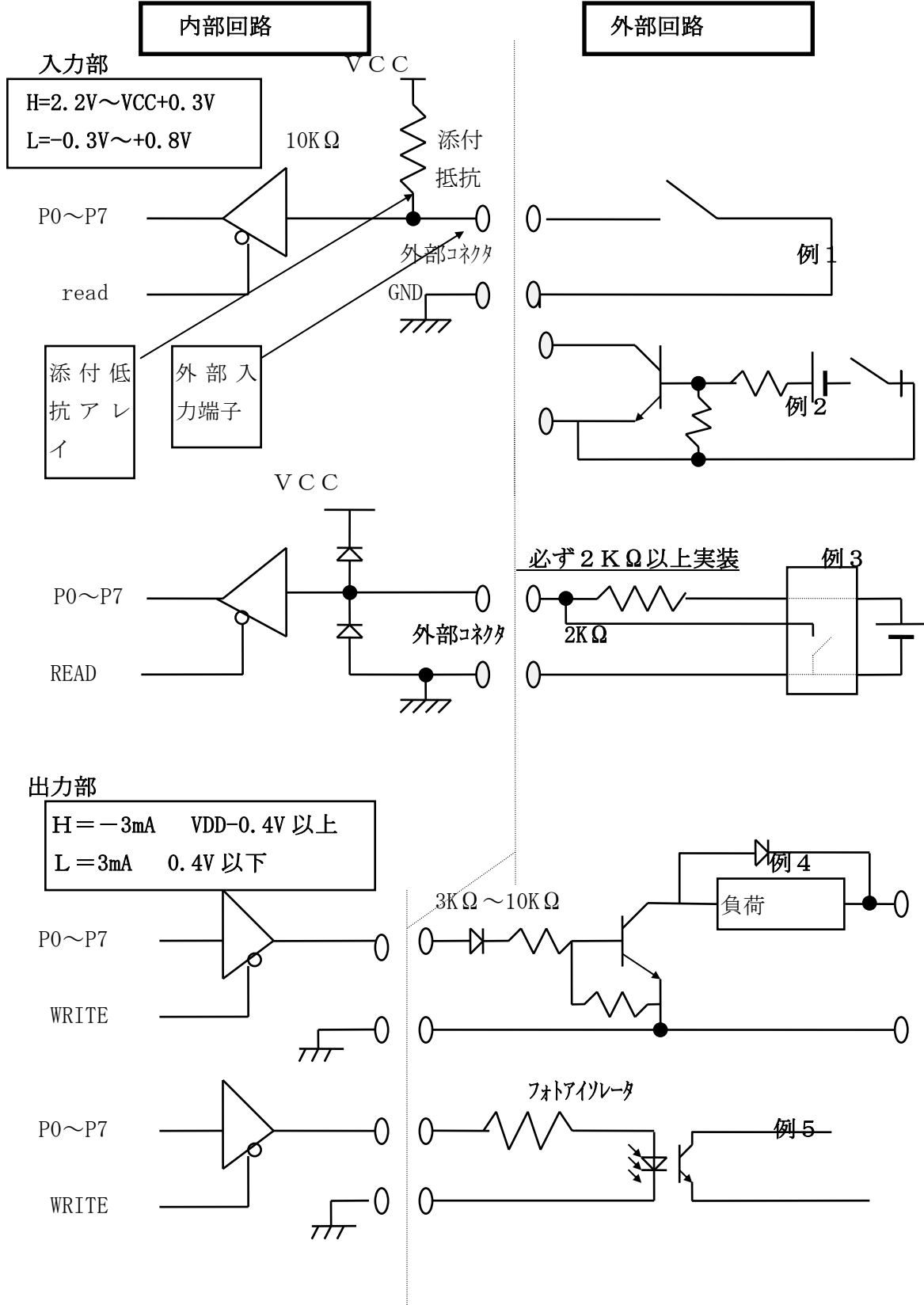
GND	B01	A01	
RESET	B02	A02	SD7
+5V	B03	A03	SD6
	B04	A04	SD5
	B05	A05	SD4
	B06	A06	SD3
	B07	A07	SD2
	B08	A08	SD1
	B09	A09	SD0
GND	B10	A10	
	B11	A11	AEN
	B12	A12	SA19
*IOW	B13	A13	SA18
*IOR	B14	A14	SA17
	B15	A15	SA16
	B16	A16	SA15
	B17	A17	SA14
	B18	A18	SA13
	B19	A19	SA12
CLK	B20	A20	SA11
IRQ7	B21	A21	SA10
IRQ6	B22	A22	SA09
IRQ5	B23	A23	SA08
IRQ4	B24	A24	SA07
IRQ3	B25	A25	SA06
	B26	A26	SA05
	B27	A27	SA04
	B28	A28	SA03
+5V	B29	A29	SA02
	B30	A30	SA01
GND	B31	A31	SA00
GND	B32	A32	GND

P 2 / J 2 (外部ホドバス)

信号 ピンNO ピンNO 信号

GND	D00	C00	GND
	D01	C01	
	D02	C02	
IRQ10	D03	C03	
IRQ11	D04	C04	
IRQ12	D05	C05	
IRQ15	D06	C06	
	D07	C07	
	D08	C08	
	D09	C09	
	D10	C10	
	D11	C11	
	D12	C12	
	D13	C13	
	D14	C14	
	D15	C15	
+5V	D16	C16	
	D17	C17	
GND	D18	C18	
GND	D19	C19	

# 10. 外部インターフェース (凡例)



## 10、各部名称

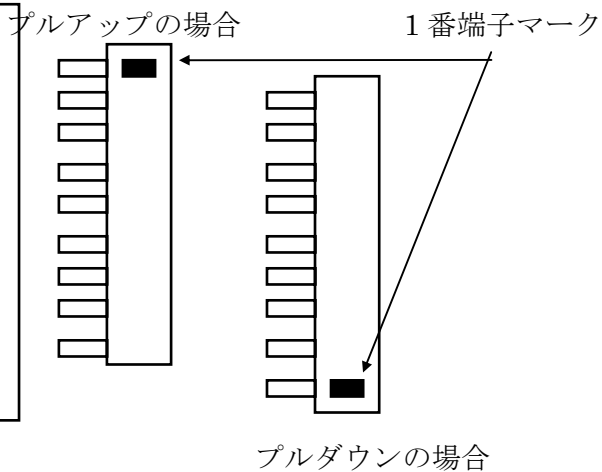
- P1/J1、P2/J2 : CPUとのバスインターフェース
- プルアップ抵抗 : 外部インターフェースがオープンるとき、+5Vに安定させるための抵抗
- プルダウン抵抗 : 外部インターフェースがオープンるとき、0Vに安定させるための抵抗
- ダイオードアレイ : いくつかのダイオードを1つの素子に集合させたもの  
本機の場合、信号入力過電圧保護のため使用する
- RA1~RA12 : プルアップ、プルダウン及びダイオードアレイ実装位置
- CN1/CN2 : 外部インターフェースコネクタ

## 11、取扱について

### 1) プルアップ、プルダウン抵抗の取り付け

#### RA1~RA12

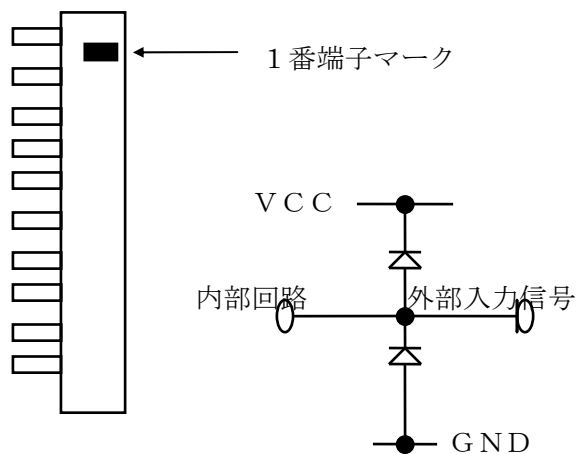
端子番号	信号
1	VCC
2	信号ライン
3	//
4	//
5	//
6	//
7	//
8	//
9	//
10	GND



### 2) ダイオードアレイの取り付け

#### RA1~RA12

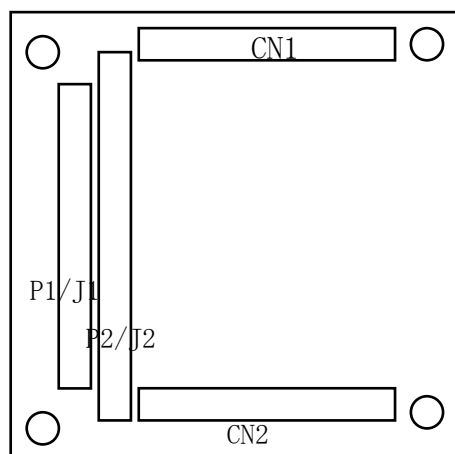
端子番号	信号
1	VCC
2	信号ライン
3	//
4	//
5	//
6	//
7	//
8	//
9	//
10	GND



注意) 外部入力信号がVCCやGNDに流れるためノイズ等の多い信号の場合はこの方法はお勧めできません

RA1～RA12の端子番号と信号ラインの順番は必ずしも一致しておりませんが、VCCとGNDは必ず一致しております。

### 3) ボードの取り付け方法



添付の 15mm (高) のボックスジグを CPU や他の I/O ボードに取り付けます  
P1/J1、P2/J2 を CPU ボード又は他の I/O ボードに差し込んで、基板 4 隅の前項で取り付けしたボックスジグにネジ止めしてください

又、CPU ボードによっては J1/P1 J2/P2 のコネクタが逆に取り付けてあるものもあります、この場合は CPU ボードに添付されている中継用ヘッダピンを間に入れ、当ボードを裏返しに取り付けて下さい。この場合は当ボード添付のボックスジグは使えないので CPU ボード添付のものをお使い下さい

### 4) 動作確認方法

BASICによる例

信号出力 (ポート、PA00～PC07 の試験)

```
10 A=&H80 ' 定数 8255 の全ポートを出力に設定
20 OUT &H0343, A ' 定数を 8255 の制御レジスタへ書き込み
30 OUT &H0340, 255 ' ポート PA00～PA07 へデータ (HFF) を書き込み
40 OUT &H0341, 255 ' ポート PB00～PB07 へデータ (HFF) を書き込み
50 OUT &H0342, 255 ' ポート PC00～PC07 へデータ (HFF) を書き込み
60 END
```

この状態でテスト等を用い各ポートに正常に +5V が出力されていることを確認する。順番に PA10～PC17、PA20～PC27 を確認する。

信号入力（あらかじめ各ポートに入力信号を与えておく）

```
10 A=&H9B ‘ 定数 全ポートを入力に設定
20 OUT &H0343,A ‘ 定数を 8255 の制御レジスタへ書き込み
30 PRINT INP (&H0340) ‘ ポート PA00～PA07 のデータを読み込みプリント
40 PRINT INP (&H0341) ‘ ポート PB00～PB07 のデータを読み込みプリント
50 PRINT INP (&H0342) ‘ ポート PC00～PC07 のデータを読み込みプリント
60 END
```

このテストを実行し与えた入力信号のとおりデータが表示されることを確認  
順番に PA10～PC17、PA20～PC37 も確認する

#### 5) $\mu$ PD65881GB 仕様

項目	条件	最小	最大
入力電圧 “L” レベル		0.00	0.77V
入力電圧 “H” レベル		2.29V	VDD
出力電圧 “L” レベル	I <sub>oL</sub> = 3mA	-	0.4V
出力電圧 “H” レベル	I <sub>oH</sub> = 3mA	VDD-0.4V	-

#### 注意

当ボードを使用する場合は日本電気  $\mu$  PD65881GB のデータシートを  
参照して下さい。

出力負荷容量：P07-P00、P17、P10、P27、P20：40pF 以下

#### 6) ご使用上の注意

- ◎入力信号は無電圧オン、オフ信号をご使用下さい。外部ロジック回路の信号を接続される場合はダイオードアレイのご使用をお勧めします
- ◎ダイオードアレイをご使用される場合は必ず入力信号に直列に 2K $\Omega$  以上の抵抗を接続下さい。
- ◎結露した場合の動作保証は出来かねます。
- ◎c 1、c 3、c 9 の電解コンデンサは取り付け部の強度が弱いため、強い圧力をかけないで下さい。
- ◎PC104コネクタ（J1/P1、J2/P2）の抜き差しはコネクタの両側に均等に力をかけゆっくり抜き差ししてください、片側に力がかかった状態で引き抜きますとピン曲がりの原因になります。
- ◎万一故障になりましたら 1 年以内のものは無償で交換致します。  
但し、故障の原因がお客様の扱いの問題や故意によるものは費用をご請求する場合があります。





お問い合わせ先

株式会社エンベデッドテクノロジー  
〒577 大阪府東大阪市瓜生堂3丁目8-13  
電話 06-6224-1137 FAX 06-6224-1138